



矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS

XC8M9602 用户手册

8 位 MTP 微控制器

Ver 1.1

矽杰微电子
XIJIE MICROELECTRONICS

免责声明

无锡矽杰微电子有限公司（简称：无锡矽杰微）保留关于该规格书中产品的可靠性、功能和设计方面的改进作进一步说明的权利。由于使用本用户手册中的信息或内容而导致的直接、间接、特别附带结果的损害，无锡矽杰微没有义务负责。本用户手册中提到的其应用仅仅是用来做说明，本公司不保证这些应用没有更深入的测试就能适用。本规格书中提到的软件（如果有），都是依据授权或保密合约所合法提供的，并且只能在这些合约的许可条件下使用或者复制。无锡矽杰微的产品不是专门设计来应用于生命维持的用具，装置或者系统。无锡矽杰微的产品不支持而且禁止在这些方面的应用。本用户手册内容如有变动恕不另作通知，具体更新信息，请参考公司官方网站 www.xjmcu.com。

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS



修改记录说明

版本号	修改说明	备注
V1.0	发布初稿	
V1.1	修订部分表述错误及 OPTION 功耗选择说明，增加频率特性	



目 录

1. 芯片简介	6
1.1 功能特性	6
1.2 引脚分配	7
1.3 引脚描述	8
1.4 系统框图	9
2. 存储器结构	10
2.1 程序存储区	10
2.2 数据存储区	11
2.2.1 RPAGE 和 Bank 数据寄存器区	11
2.2.2 IOPAGE 数据寄存器区	12
3. 功能描述	13
3.1 操作寄存器	13
3.1.1 RPAGE0~R0/IAR (间接寻址寄存器)	13
3.1.2 RPAGE0~R1/TCC (定时计数器)	13
3.1.3 RPAGE0~R2/PC (程序计数器)	13
3.1.4 RPAGE0~R3/STATUS (状态寄存器)	14
3.1.5 RPAGE0~R4/RSR (RAM 选择寄存器)	15
3.1.6 RPAGE0~R5/PORT5 (P5 数据寄存器)	16
3.1.7 RPAGE0~R6/PORT6 (P6 数据寄存器)	16
3.1.8 RPAGE0~R7/PORT7 (P7 数据寄存器)	16
3.1.9 RPAGE0~R8/AISR (AD 通道使能寄存器)	17
3.1.10 RPAGE0~R9/ADCON (ADC 控制寄存器)	17
3.1.11 RPAGE0~RA/ADOC (ADC 偏移校准寄存器)	18
3.1.12 RPAGE0~RB/ADDATA (ADC 结果寄存器 AD11-AD4)	19
3.1.13 RPAGE0~RC/ADDATA1H (ADC 结果寄存器 AD11-AD8)	19
3.1.14 RPAGE0~RD/ADDATA1L (ADC 结果寄存器 AD7-AD0)	20
3.1.15 RPAGE0~RE/ISR1 (中断标志 2 及唤醒使能寄存器 1)	20
3.1.16 RPAGE0~RF/ISR2 (中断标志寄存器 1)	21
3.1.17 RPAGE1~R5/TBHP (查表地址高位寄存器)	21
3.1.18 RPAGE1~R6/TBLP (查表地址低位寄存器)	21
3.1.19 RPAGE1~R7/PWMCON (PWM 使能控制寄存器)	22
3.1.20 RPAGE1~R8/TMRCON (TMR 控制寄存器)	22
3.1.21 RPAGE1~R9/PRD1 (PWM1 周期寄存器)	23
3.1.22 RPAGE1~RA/PRD2 (PWM2 周期寄存器)	23
3.1.23 RPAGE1~RB/DT1 (PWM1 占空寄存器)	23
3.1.24 RPAGE1~RC/DT2 (PWM2 占空寄存器)	24
3.1.25 RPAGE1~RD/HBP (PWM1 和 PWM2 周期占空比高位寄存器)	24
3.1.26 RPAGE1~RE/LVD IWR (LVD 及唤醒控制寄存器 2)	24
3.1.27 RPAGE1~RF/SCR (系统时钟及状态控制寄存器)	25
3.2 控制寄存器	27
3.2.1 CONT (控制寄存器)	27
3.2.2 IOPAGE0~IOP50/P5CR (P5 端口方向控制寄存器)	28



3.2.3	IOPAGE0~I0C60/P6CR (P6 端口方向控制寄存器)	28
3.2.4	IOPAGE0~I0C70/P7CR (P7 端口方向控制寄存器)	28
3.2.5	IOPAGE0~I0C80/HBT (TMR1 和 TMR2 的高字节)	29
3.2.6	IOPAGE0~I0C90/TMR1 (TMR1 寄存器)	29
3.2.7	IOPAGE0~I0CA0/TMR2 (TMR2 寄存器)	29
3.2.8	IOPAGE0~I0CB0/P5PDCR (P5 下拉控制寄存器)	29
3.2.9	IOPAGE0~I0CC0/P60DCR (P6 开漏控制寄存器)	30
3.2.10	IOPAGE0~I0CD0/P5PHCR (P5 上拉控制寄存器)	30
3.2.11	IOPAGE0~I0CE0/WDTOR (WDT 控制及中断使能控制寄存器 2)	30
3.2.12	IOPAGE0~I0CF0/TMR (中断使能控制寄存器 1)	31
3.2.13	IOPAGE1~I0C51/P5HSCR (P5 高灌电流控制寄存器)	32
3.2.14	IOPAGE1~I0C61/P6HSCR (P6 高灌电流控制寄存器)	32
3.2.15	IOPAGE1~I0C71/P5HDCR (P5 高驱动电流控制寄存器)	32
3.2.16	IOPAGE1~I0C81/P6HDCR (P6 高驱动电流控制寄存器)	32
3.2.17	IOPAGE1~I0CB1/P6PDCR (P6 下拉控制寄存器)	33
3.2.18	IOPAGE1~I0CD1/P7I0CR (P70 上拉下拉及驱动控制寄存器)	33
3.2.19	IOPAGE1~I0CF1/P6PHCR (P6 上拉控制寄存器)	34
3.3	中断	35
3.3.1	中断现场保护	36
3.4	复位	37
3.4.1	复位功能概述	37
3.4.2	POR 上电复位	37
3.4.3	WDT 看门狗复位	38
3.4.4	LVR 低电压复位	38
3.4.5	工作频率与 LVR 低压检测关系	39
3.5	工作模式	41
3.5.1	高速模式	42
3.5.2	低速模式	42
3.5.3	空闲模式	43
3.5.4	睡眠模式	43
3.6	系统时钟	44
3.6.1	内部 RC 振荡器	44
3.6.2	外部晶体/陶瓷振荡器	45
3.7	I/O 端口	46
3.7.1	GPIO 内部结构图	46
3.7.2	端口状态变化唤醒	47
3.7.3	端口施密特参数	48
3.8	TCC 定时计数器	49
3.8.1	TCC 定时设置说明	49
3.8.2	TCC 定时计算说明	50
3.8.3	TCC 空闲模式唤醒说明	50
3.9	PWM 脉宽调制	51
3.9.1	PWM 内部结构与时序	51
3.9.2	PWM 周期与占空比	52



3.9.3 PWM 级联模式.....	53
3.9.4 PWM 空闲模式唤醒说明.....	53
3.9.5 PWM 脉宽调制设置说明.....	53
3.10 LVD 低电压检测	54
3.10.1 LVD 电压检测设置说明.....	54
3.11 ADC 模数转换	55
3.11.1 ADC 模数转换设置说明.....	56
3.11.2 ADC 模数转换精度调整说明.....	56
4. OPTION 配置表.....	57
5. 指令集.....	59
6. 电气特性.....	61
6.1 极限参数	61
6.2 直流电气特性	61
6.3 AD 转换特性	62
6.4 VREF 特性	63
6.5 特性曲线图	64
6.5.1 内部低速 128K RC 振荡器-压频特性曲线.....	64
6.5.2 内部低速 128K RC 振荡器-温频特性曲线.....	64
6.5.3 内部 1Mhz RC 振荡器-压频特性曲线.....	65
6.5.4 内部 1Mhz RC 振荡器-温频特性曲线.....	65
6.5.5 内部 4Mhz RC 振荡器-压频特性曲线.....	66
6.5.6 内部 4Mhz RC 振荡器-温频特性曲线.....	66
6.5.7 内部 8Mhz RC 振荡器-压频特性曲线.....	67
6.5.8 内部 8Mhz RC 振荡器-温频特性曲线.....	67
6.5.9 内部 16Mhz RC 振荡器-压频特性曲线.....	68
6.5.10 内部 16Mhz RC 振荡器-温频特性曲线.....	68
7. 封装尺寸.....	69
7.1 14PIN 封装尺寸	69
7.2 10PIN 封装尺寸	70
7.3 8PIN 封装尺寸	71



1. 芯片简介

1.1 功能特性

CPU 配置

- 1K×16-Bit MTP ROM
- 80×8-Bit SRAM
- 8 级堆栈空间
- 4 级可编程电压检测 (LVD)
2.2V, 3.3V, 4.0V, 4.5V
- 4 级可编程电压复位 (LVR)
1.8V, 2.7V, 3.5V, 4.0V
- 工作电流小于 2 mA (4MHz/5V)
- 工作电流小于 20 μ A (16KHz/5V)
- 休眠电流小于 1 μ A (休眠模式)

I/O 配置

- 3 组双向 I/O 端口: P5, P6, P7
- 12 个 I/O 引脚
- 唤醒端口: P5 口
- 12 个可编程上拉 I/O 引脚
- 11 个可编程下拉 I/O 引脚
- 2 个可编程漏极开路 I/O 引脚
- 11 个可编程驱动增强 I/O 引脚
- 外部中断: P60

工作电压

- 工作电压范围:
1.8V~5.5V (0°C~70°C)
2.3V~5.5V (-45°C~85°C)
常温 (25°C) 工作电压可低至 1.8V

工作频率范围

- 外部晶振 XT:
DC~16MHz (高于 4V)
DC~8MHz (高于 3V)
DC~4MHz (高于 2.5V)
- 外部 ERC 振荡电路
- 内部 ILRC 振荡电路:
121KHz (3V)/128KHz (5V)

- 内部 IHRC 振荡电路:
16MHz/8MHz/4MHz/1MHz
- 时钟周期分频选择:
2Clock, 4Clock, 8Clock, 16Clock

外围模块

- 8Bit 实时时钟/计数器
- 2 路 8/10Bit 脉宽调制器 PWM
- 可级联 16/20Bit 脉宽调制器 PWM
- 8 路通道 12Bit ADC 模数转换器

中断源

- TCC 溢出中断
- 外部中断
- 输入端口状态改变产生中断
- ADC 转换完成中断
- 低电压检测中断
- PWM1 周期/占空比匹配中断
- PWM2 周期/占空比匹配中断

特性

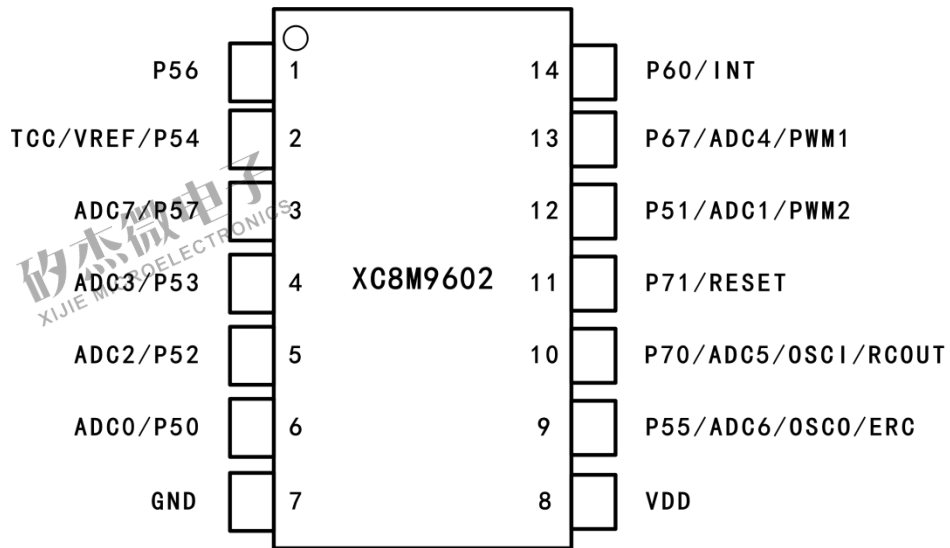
- 可编程 WDT 定时器
- 四种工作模式切换

封装类型

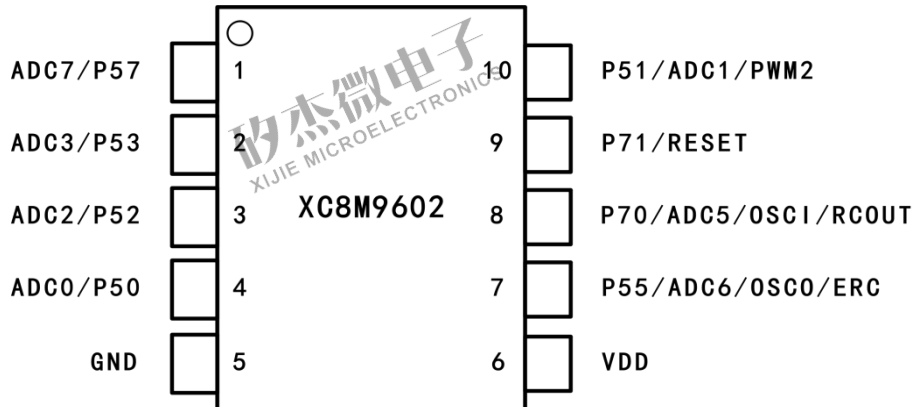
- XC8M9602-DIP14
- XC8M9602-SOP14
- XC8M9602-MSOP10
- XC8M9602-DIP8
- XC8M9602-SOP8



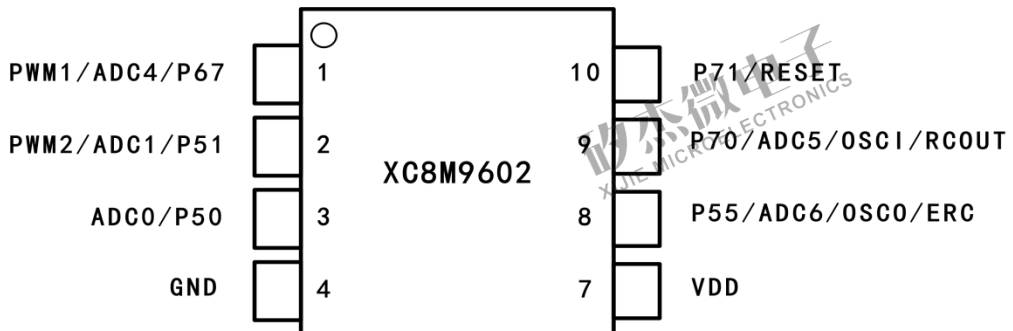
1.2 引脚分配



XC8M9602-14PIN 脚位图



XC8M9602-10PIN 脚位图



XC8M9602-8PIN 脚位图

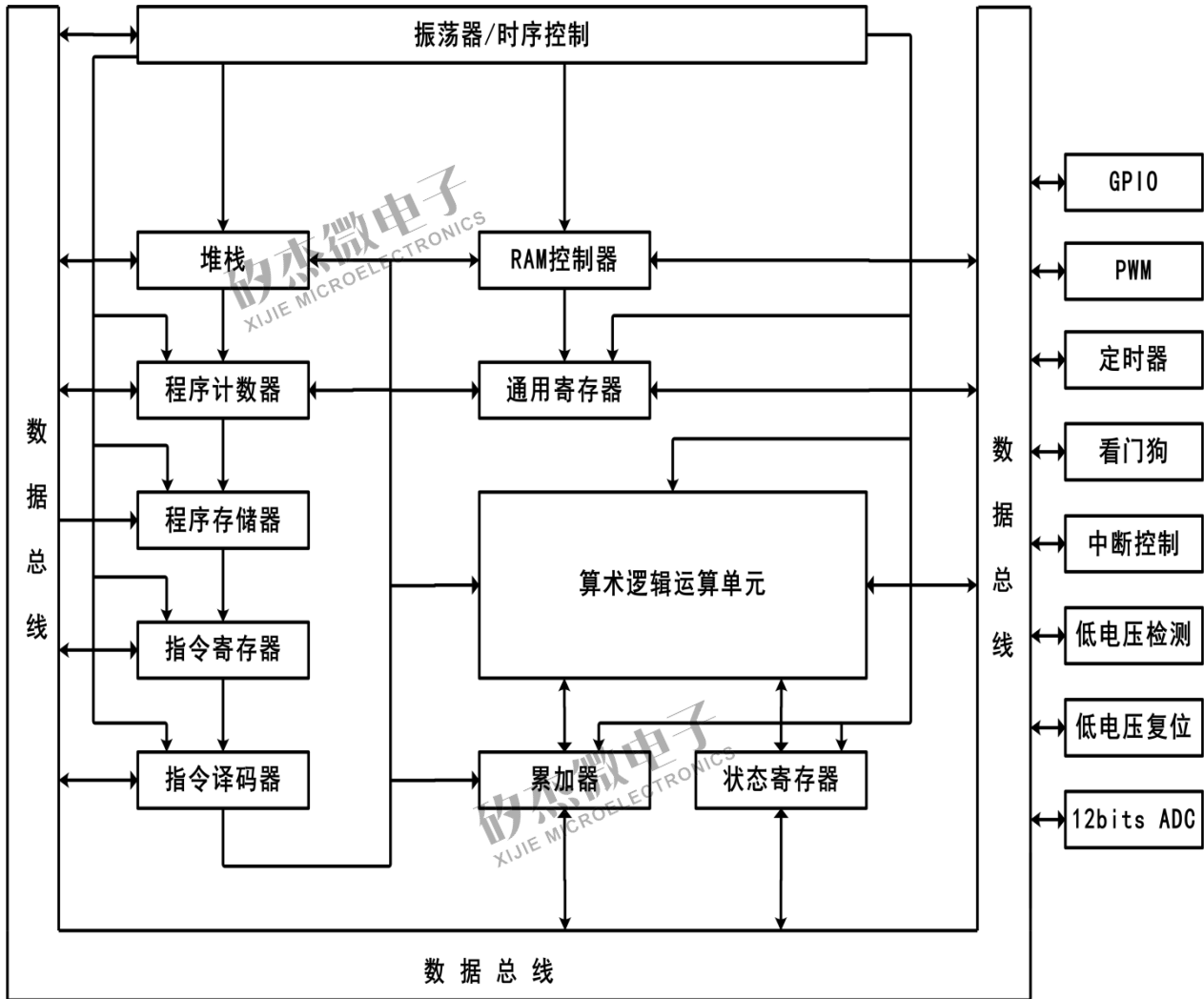


1.3 引脚描述

序号	管脚名	I/O	功能描述
P50	P50	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC0	AN	ADC 输入通道 0
P51	P51	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC1	AN	ADC 输入通道 1
	PWM2	CMOS 输出	PWM2 输出
P52	P52	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC2	AN	ADC 输入通道 2
P53	P53	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC3	AN	ADC 输入通道 3
P54	P54	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	TCC	SMT	TCC 时钟输入端口
	VREF	AN	ADC 外部基准电压
P55	P55	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC6	AN	ADC 输入通道 6
	OSC0	XTAL	晶体振荡器输出口
	ERCIN	AN	外部 RC 输入口
P56	P56	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
P57	P57	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC7	AN	ADC 输入通道 7
P60	P60	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌
	INT0	I (SMT)	外部中断输入端口
P67	P67	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌
	ADC4	AN	ADC 输入通道 4
	PWM1	CMOS 输出	PWM1 输出
P70	P70	I/O	GPIO, 可编程上下拉、高驱动和高灌
	ADC5	AN	ADC 输入通道 5
	OSCI	I (XTAL)	振荡器输入口
	RCOUT	0	RC 振荡器输出口
P71	P71	I/O	GPIO, 配置使能上拉
	RESET	I	复位脚
	VDD	--	电源
	VSS	--	地



1.4 系统框图

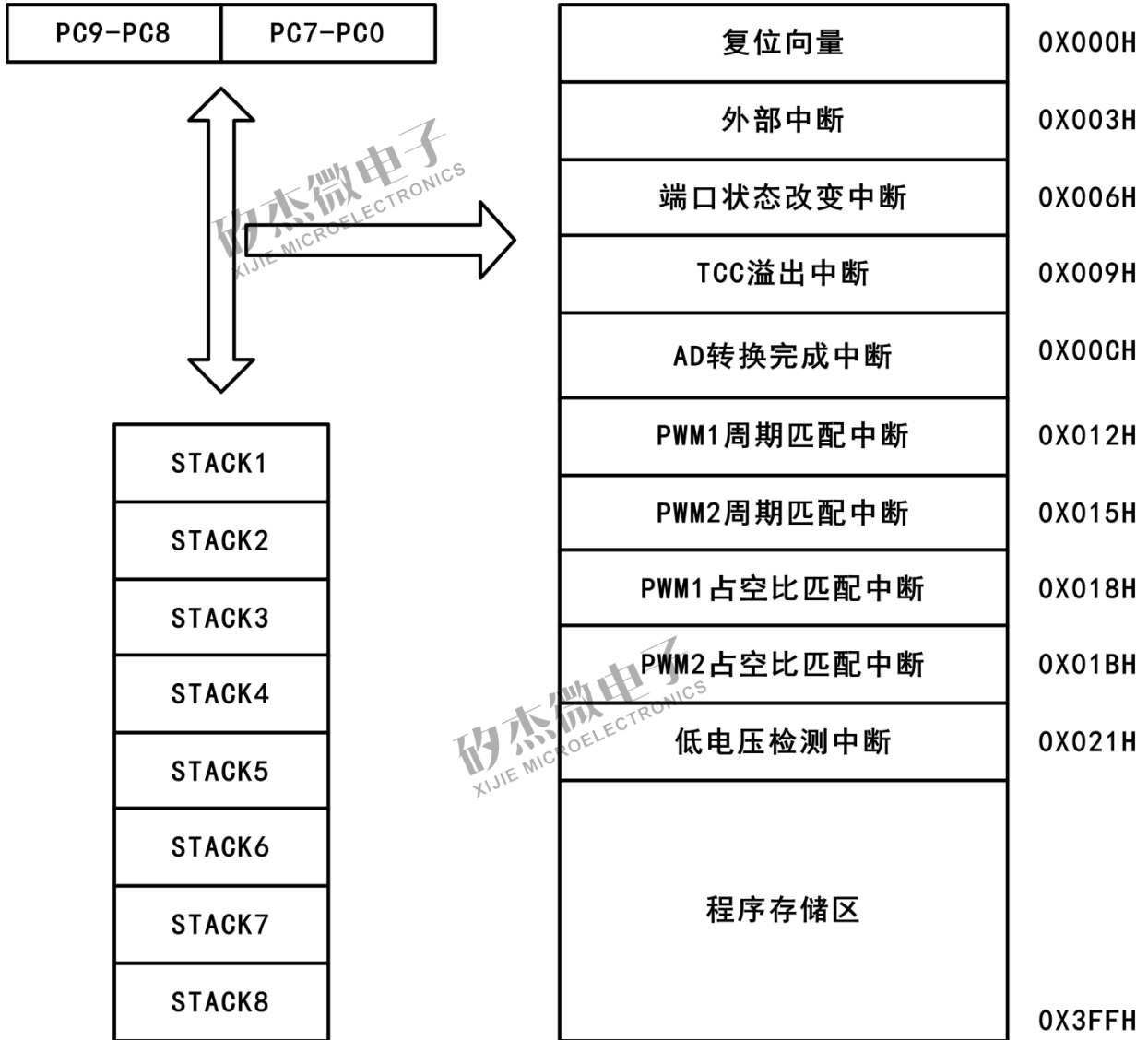


系统电路框图



2. 存储器结构

2.1 程序存储区



程序存储区结构图



2.2 数据存储区

2.2.1 RPAGE 和 Bank 数据寄存器区

地址	Bank0	Bank1
0x00	R0 间接寻址寄存器	保留
0x01	R1 TCC 计数器	保留
0x02	R2 PC 程序计数器	保留
0x03	R3 STATUS 状态寄存器	保留
0x04	R4 RSR RAM 选择寄存器	保留
0x05	R5 PORT5 数据寄存器	R5 查表地址高位寄存器
0x06	R6 PORT6 数据寄存器	R6 查表地址低位寄存器
0x07	R7 PORT7 数据寄存器	R7 PWM 控制寄存器
0x08	R8 ADC 输入选择寄存器	R8 TMR 控制寄存器
0x09	R9 ADC 控制寄存器	R9 PWM1 周期寄存器
0x0A	RA ADC 偏移校准寄存器	RA PWM2 周期寄存器
0x0B	RB AD 转换值寄存器 AD11-AD4	RB PWM1 占空比寄存器
0x0C	RC AD 转换值寄存器 AD11-AD8	RC PWM2 占空比寄存器
0x0D	RD AD 转换值寄存器 AD7-AD0	RD PWM1 & PWM2 周期和占空比高字节
0x0E	RE 中断标志 2 及唤醒控制寄存器 1	RE LVD 及唤醒控制寄存器 2
0x0F	RF 中断标志寄存器 1	RF 系统时钟及状态控制寄存器
0x10 ~ 0x1F	通用寄存器 16*8Bit	
0x20 ~ 0x3F	通用寄存器 32*8Bit	通用寄存器 32*8Bit



2.2.2 IOPAGE 数据寄存器区

I0C 页寄存器区（I0C 页为特殊页，只能使用 IR/IW 指令进行读写操作）

地址	IOPAGE0 页面寄存器	IOPAGE1 页面寄存器
0x00	保留	保留
0x01	保留	保留
0x02	CONT 寄存器	保留
0x03	保留	保留
0x04	保留	保留
0x05	I0C50 P5 方向控制寄存器	I0C51 P5 低电平驱动控制寄存器
0x06	I0C60 P6 方向控制寄存器	I0C61 P6 低电平驱动控制寄存器
0x07	I0C70 P7 方向控制寄存器	I0C71 P5 高电平驱动控制寄存器
0x08	I0C80 TMR1 和 TMR2 的高字节	I0C81 P6 高电平驱动控制寄存器
0x09	I0C90 TMR1 寄存器	保留
0x0A	I0CA0 TMR2 寄存器	保留
0x0B	I0CB0 P5 下拉控制寄存器	I0CB1 P6 下拉控制寄存器
0x0C	I0CC0 P6 开漏控制寄存器	保留
0x0D	I0CD0 P5 上拉控制寄存器	I0CD1 P70 上拉下拉及驱动控制寄存器
0x0E	I0CE0 WDT 及中断使能控制寄存器 2	保留
0x0F	I0CF0 中断使能控制寄存器 1	I0CF1 P6 上拉控制寄存器



3. 功能描述

3.1 操作寄存器

3.1.1 RPAGE0~R0/IAR (间接寻址寄存器)

00H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IAR	IAR<7>	IAR<6>	IAR<5>	IAR<4>	IAR<3>	IAR<2>	IAR<1>	IAR<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X

间接寻址寄存器并不是一个实际存在的寄存器，它的主要功能是作为间接寻址的指针。任何以 R0 作为指针的指令，实际对应的地址是 R4（RAM 选择寄存器）低 6 位 RSR<5:0>所指向的数据。

3.1.2 RPAGE0~R1/TCC (定时计数器)

01H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TCC (R)	TCC<7>	TCC<6>	TCC<5>	TCC<4>	TCC<3>	TCC<2>	TCC<1>	TCC<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TCC 是一个 8Bit 上行计数器，时钟源可选内部时钟/外部时钟，计数溢出可形成中断，TCC 可读可写。

TCC 可由 P54 引脚上的信号边沿触发产生加 1 操作 (CONT. 4)。如果置 1 PSTE 位 (CONT. 3)，会有一个预分频器分配给 TCC，当 TCC 寄存器被写入一个值时，预分频器的值会被清 0。

3.1.3 RPAGE0~R2/PC (程序计数器)

02H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PC	PCL<7>	PCL<6>	PCL<5>	PCL<4>	PCL<3>	PCL<2>	PCL<1>	PCL<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

程序计数器 (PC) 是用于记录每个指令周期中 CPU 所要处理的指令的指针。在 CPU 运行周期中，PC 将指令指针推进程序存储器，然后指针自增 1 以进入下一个周期。XC8M9602 拥有一个 10 位宽度的程序计数器 (PC)，其低字节来自可读写的 PCL，高位 (PC<9:8>) 不可读。



XC8M9602 堆栈是用于记录程序返回的指令指针。当调用子程序时，PC 将指令指针压栈。待执行返回指令时，堆栈将指令指针送回 PC，继续进行原来的进程。XC8M9602 拥有 8 级堆栈，该堆栈既不占程序存储空间也不占数据存储空间，并且堆栈指针不能读写。

- (1) 寄存器 PC 和内置 8 级堆栈都是 10 位宽，用于 1K×16Bit ROM 的寻址，XC8M9602 程序存储区映射。
- (2) 一般情况下，PC 自增一；复位时，PC 的所有位都被清零。
- (3) 指令“JMP”允许直接载入 10 位地址，因此，JMP 指令可以实现当前页面内（1K 范围内）任意位置跳转。指令“JMP”直接载入 10 位地址，同时将 PC+1 压栈，子程序入口地址只要在同一页面内就能够被准确定位。
- (4) 指令“CALL”首先加载 PC 的 10 位，然后将 PC+1 推入堆栈。因此，子程序入口地址可位于一个程序页的任一位置。
- (5) 执行“RET”指令时将栈顶数据送到 PC。
- (6) 执行“ADD R2, A”指令可将一个相对地址与当前 PC 相加，PC 的第九位及以上各位逐次递增。
- (7) 执行“MOV R2, A”指令可从“A”寄存器加载一个地址到 PC 的低 8 位，PC 的第九位及以上各位保持不变。
- (8) 任何（除“ADD R2, A”指令外）向 R2 写入值的指令（例如：“MOV R2, A”，“BTC R2, 1”）都会使 PC 的第九位、第十位保持不变。
- (9) 堆栈的工作犹如循环缓冲器，也就是说，压栈 8 次之后，第 9 次压栈时进栈的数据将覆盖第 1 次进栈的数据，而第 10 次压栈时进栈的数据将覆盖第 2 次进栈的数据，依此类推。

3.1.4 RPAGE0~R3/STATUS (状态寄存器)

03H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STATUS	RST	IOCS	-	T	P	Z	DC	C
读/写	R	R/W	R	R	R	R	R	R
复位值	0	0	0	X	X	X	X	X

Bit<7>: RST-复位类型标志位

0: 其它复位类型

1: 若休眠模式由引脚状态改变唤醒、比较器状态改变或 AD 转换完成唤醒

Bit<6>: IOCS-IOCPAGE 页面选择

0: 选择 IOCPAGE0 页面

1: 选择 IOCPAGE1 页面

Bit<5>: 未定义



Bit<4>: T-时间溢出位

- 0: WDT 溢出
- 1: 执行“SLEEP”和“CWDT”指令或低压复位

Bit<3>: P-掉电标志位

- 0: 执行“SLEEP”指令
- 1: 上电复位或执行“CWDT”指令

影响 T/P 的事件如下表所示:

类型	RST	T	P
上电复位	0	1	1
工作模式下按 RESET	0	保持	保持
RESET 唤醒	0	1	0
工作模式下 WDT 溢出	0	0	保持
WDT 溢出唤醒	0	0	0
端口状态变化唤醒	1	1	0
执行 CWDT 指令	保持	1	1
执行 SLEEP 指令	保持	1	0

Bit<2>: Z-零标志位算术或逻辑操作结果为零时置为”1”

- 0: 当算术或者逻辑运算结果不为 0
- 1: 当算术或者逻辑运算结果为 0

Bit<1>: DC-辅助进位标志

- 0: 执行加法运算时, 低四位没有进位产生; /执行减法运算时, 低四位产生借位
- 1: 执行加法运算时, 低四位有进位产生; /执行减法运算时, 低四位没产生借位

Bit<0>: C-进位标志

- 0: 执行加法运算时, 高四位没有进位产生; /执行减法运算时, 高四位产生借位
- 1: 执行加法运算时, 高四位有进位产生; /执行减法运算时, 高四位没产生借位

3.1.5 RPAGE0~R4/RSR (RAM 选择寄存器)

04H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RSR	SBANK	BANK	RSR<5>	RSR<4>	RSR<3>	RSR<2>	RSR<1>	RSR<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	X	X	X	X	X	X



Bit<7>: SBANK-特殊功能寄存器 BANK 选择位

- 0: 选择特殊功能寄存器 BANK0 位
- 1: 选择特殊功能寄存器 BANK1 位

Bit<6>: BANK-通用寄存器 BANK 选择位

- 0: 选择通用寄存器 BANK0 位
- 1: 选择通用寄存器 BANK1 位

RSR<5:0> 在间接寻址方式中用于选择 RAM 寄存器地址（寻址范围：0X10~0X3F，配合 BANK 选择可以寻址全部 RAM 区）。RSR 用于配合 R0 实现间接寻址操作。用户可以将某个寄存器对应的地址放进 RSR，然后通过访问间接寻址寄存器 R0，此时地址将指向 RSR 中对应地址的寄存器。

3.1.6 RPAGE0~R5/PORT5 (P5 数据寄存器)

05H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORT5	P5<7>	P5<6>	P5<5>	P5<4>	P5<3>	P5<2>	P5<1>	P5<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

端口输入/输出寄存器，P5 端口为 8 位

3.1.7 RPAGE0~R6/PORT6 (P6 数据寄存器)

06H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORT6	P6<7>	-	-	-	-	-	-	P6<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	1	1	1	1	1	1	1	1

端口输入/输出寄存器，P6 端口为 2 位

3.1.8 RPAGE0~R7/PORT7 (P7 数据寄存器)

07H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PORT7	-	-	-	-	-	-	P7<1>	P7<0>
读/写	R	R	R	R	R	R	R/W	R/W
复位值	0	0	0	0	0	0	1	1

端口输入/输出寄存器，P7 端口为 2 位



3.1.9 RPAGE0~R8/AISR (AD 通道使能寄存器)

08H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AISR	ADE<7>	ADE<6>	ADE<5>	ADE<4>	ADE<3>	ADE<2>	ADE<1>	ADE<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: ADE<7:0>-AD 通道使能控制位

1: 使能

0: 禁止

通道编号	使能控制	对应引脚
AD0	ADE<0>	P50
AD1	ADE<1>	P51
AD2	ADE<2>	P52
AD3	ADE<3>	P53
AD4	ADE<4>	P67
AD5	ADE<5>	P70
AD6	ADE<6>	P55
AD7	ADE<7>	P57

3.1.10 RPAGE0~R9/ADCON (ADC 控制寄存器)

09H (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON	VREFS	CKR<1>	CKR<0>	ADRUN	ADPD	ADIS<2>	ADIS<1>	ADIS<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: VREFS-ADC 基准选择

1: 外部基准 (从 P54 输入)

0: 内部基准

Bit<6:5>: CKR<1:0> (AD 采样基准时钟设置, 设定最小时间单位 TAD 的值)

CPUS	CKR<1>	CKR<0>	ADC 时钟
1	0	0	Fosc/16
1	0	1	Fosc/4
1	1	0	Fosc/64
1	1	1	Fosc/1
0	x	x	Fosc/1

注: Fosc 代表振荡器时钟, 例如选择 IRC 频率选择 4M, 则 Fosc=4M。例如: Fosc=4M, TAD 设置为 Fosc/4, 则 TAD=1us。



Bit<4>: ADRUN-ADC 启动位

- 1: 启动
- 0: 禁止

Bit<3>: ADPD-ADC 使能位

- 1: 使能
- 0: 禁止

Bit<2:0>: ADIS<2:0>-ADC 通道选择位

ADICS	ADIS<2>	ADIS<1>	ADIS<0>	ADC 通道选择
0	0	0	0	P50
0	0	0	1	P51
0	0	1	0	P52
0	0	1	1	P53
0	1	0	0	P67
0	1	0	1	P70
0	1	1	0	P55
0	1	1	1	P57
1	1	X	X	1/4VDD

注：内部 1/4VDD 输入通道外部没有输入引脚。该通道可以作为电池系统的电池检测。为了选择合适的内部 Vref 电平并进行比较，系统配置了高性能/廉价的电池检测通道。

3.1.11 RPAGE0~RA/ADOC (ADC 偏移校准寄存器)

0AH (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADOC	CALI	SIGN	VOF<2>	VOF<1>	VOF<0>	VREF<1>	VREF<0>	ADICS
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: CALI-ADC 调零校正使能位

- 1: 使能
- 0: 禁止

Bit<6>: SIGN-ADC 校正极性选择

- 1: 正极性
- 0: 负极性



Bit<5:3>: VOF<2:0>-ADC 调零校正位

VOF<2>	VOF<1>	VOF<0>	校正幅度
0	0	0	0 LSB
0	0	1	2 LSB
0	1	0	4 LSB
0	1	1	6 LSB
1	0	0	8 LSB
1	0	1	10 LSB
1	1	0	12 LSB
1	1	1	14 LSB

Bit<2:1>: VREF<1:0>-ADC 内部基准选择

VREF<1>	VREF<0>	基准电压
0	0	VDD
0	1	4V
1	0	3V
1	1	2V

Bit<0>: ADICS-ADC 内部通道选择位(选择 ADC 内部 1/4 VDD 或 OP 输出引脚接至 ADC 输入脚)

- 1: 使能
- 0: 禁止

3. 1. 12 RPAGE0~RB/ADDATA (ADC 结果寄存器 AD11-AD4)

OBH (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADDATA	AD<11>	AD<10>	AD<9>	AD<8>	AD<7>	AD<6>	AD<5>	AD<4>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

AD 转换结果高 8 位, AD 转换结束, 自动载入

3. 1. 13 RPAGE0~RC/ADDATA1H (ADC 结果寄存器 AD11-AD8)

OCH (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADDATA1H	-	-	-	-	AD<11>	AD<10>	AD<9>	AD<8>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

AD 转换结果高 4 位, AD 转换结束, 自动载入



3. 1. 14 RPAGE0~RD/ADDATA1L (ADC 结果寄存器 AD7-AD0)

ODH (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADDATA1L	AD<7>	AD<6>	AD<5>	AD<4>	AD<3>	AD<2>	AD<1>	AD<0>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

AD 转换结果低 8 位，AD 转换结束，自动载入

3. 1. 15 RPAGE0~RE/ISR1 (中断标志 2 及唤醒使能寄存器 1)

OEH (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ISR1	LVD_FG	LVDIF	ADIF	-	ADWE	-	P5ICWE	LVDWE
读/写	R	R/W	R/W	R	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: LVD_FG-低压检测标志位

1: 电源电压高于预设电压检测点或低压检测模块未使能

0: 电源电压低于预设电压检测点

Bit<6>: LVDIF-低压检测中断标志位

1: 有低压检测中断

0: 无低压检测中断

Bit<5>: ADIF-AD 转换结束中断标志位

1: 有 AD 中断

0: 无 AD 中断

Bit<4>: 未定义

Bit<3>: ADWE-ADC 唤醒使能

1: 使能

0: 禁止

Bit<2>: 未定义

Bit<1>: P5ICWE-P5 端口状态改变唤醒使能

1: 使能

0: 禁止

Bit<0>: LVDWE-LVD 唤醒使能

1: 使能

0: 禁止



3. 1. 16 RPAGE0~RF/ISR2 (中断标志寄存器 1)

0FH (B0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ISR2	-	DT2IF	DT1IF	PWM2IF	PWM1IF	EXIF	P5ICIF	TCIF
读/写	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<6>: DT2IF-PWM2 占空匹配中断标志位

Bit<5>: DT1IF-PWM1 占空匹配中断标志位

Bit<4>: PWM2IF-PWM2 周期匹配中断标志位

Bit<3>: PWM1IF-PWM1 周期匹配中断标志位

Bit<2>: EXIF 外部中断标志位

Bit<1>: P5ICIF-P5 端口状态改变中断标志位

Bit<0>: TCIF-TCC 中断标志位

1: 有中断

0: 无中断

3. 1. 17 RPAGE1~R5/TBHP (查表地址高位寄存器)

05H (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TBHP	MLB	-	-	-	-	-	RBIT<9>	RBIT<8>
读/写	R/W	R	R	R	R	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: MLB-查表数据选择

1: 高八位

0: 低八位

Bit<6:2>: 未定义

Bit<1:0>: TAD<9:8>-查表指令地址高两位

3. 1. 18 RPAGE1~R6/TBLP (查表地址低位寄存器)

06H (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TBLP	RBIT<7>	RBIT<6>	RBIT<5>	RBIT<4>	RBIT<3>	RBIT<2>	RBIT<1>	RBIT<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

查表指令地址低八位



3. 1. 19 RPAGE1~R7/PWMCON (PWM 使能控制寄存器)

07H (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMCON	-	-	-	-	-	PWMCAS	PWM2E	PWM1E
读/写	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<2>: PWMCAS-PWM 级联模式选择

- 1: 16/20 Bit PWM (PWM2 作为高位, PWM1 输出)
- 0: 两个独立的 8/10 Bit PWM 功能

Bit<1>: PWM2E-PWM2 功能控制

- 1: 使能 (P51 输出)
- 0: 禁止

Bit<0>: PWM1E-PWM1 功能控制

- 1: 使能 (P67 输出)
- 0: 禁止

3. 1. 20 RPAGE1~R8/TMRCON (TMR 控制寄存器)

08H (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMRCON	T2EN	T1EN	T2P<2>	T2P<1>	T2P<0>	T1P<2>	T1P<1>	T1P<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: T2EN-TMR2 功能控制

Bit<6>: T1EN-TMR1 功能控制

- 1: 使能
- 0: 禁止

Bit<5:3>: T2P<2:0>-TMR2 预分频选择

T2P<2>	T2P<1>	T2P<0>	分频系数
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256



Bit<2:0>: T1P<2:0>-TMR1 预分频选择

T1P<2>	T1P<1>	T1P<0>	分频系数
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

3. 1. 21 RPAGE1~R9/PRD1 (PWM1 周期寄存器)

09H (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PRD1	PRD1<7>	PRD1<6>	PRD1<5>	PRD1<4>	PRD1<3>	PRD1<2>	PRD1<1>	PRD1<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM1 周期设定寄存器

3. 1. 22 RPAGE1~RA/PRD2 (PWM2 周期寄存器)

0AH (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PRD2	PRD2<7>	PRD2<6>	PRD2<5>	PRD2<4>	PRD2<3>	PRD2<2>	PRD2<1>	PRD2<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM2 周期设定寄存器

3. 1. 23 RPAGE1~RB/DT1 (PWM1 占空寄存器)

0BH (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DT1	DT1<7>	DT1<6>	DT1<5>	DT1<4>	DT1<3>	DT1<2>	DT1<1>	DT1<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM1 占空比设定寄存器



3. 1. 24 RPAGE1~RC/DT2 (PWM2 占空寄存器)

0CH (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DT2	DT2<7>	DT2<6>	DT2<5>	DT2<4>	DT2<3>	DT2<2>	DT2<1>	DT2<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM2 占空比设定寄存器

3. 1. 25 RPAGE1~RD/HBP (PWM1 和 PWM2 周期占空比高位寄存器)

0DH (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
HBP	DT2<9>	DT2<8>	DT1<9>	DT1<8>	PRD2<9>	PRD2<8>	PRD1<9>	PRD1<8>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>: PWM2 占空比高两位

Bit<5:4>: PWM1 占空比高两位

Bit<3:2>: PWM2 周期高两位

Bit<1:0>: PWM1 周期高两位

3. 1. 26 RPAGE1~RE/LVD IWR (LVD 及唤醒控制寄存器 2)

0EH (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LVD IWR	LVDIE	LVDEN	LVD<1>	LVD<0>	-	-	-	EXWE
读/写	R/W	R/W	R/W	R/W	R	R	R	R/W
复位值	0	0	1	1	0	0	0	0

Bit<7>: LVDIE-LVD 中断控制

1: 使能

0: 禁止

Bit<6>: LVDEN-LVD 功能控制

1: 使能

0: 禁止

Bit<5:4>: LVD<1:0>-LVD 检测点选择

LVD<1>	LVD<0>	LVD 检测点选择
0	0	4.5V
0	1	4.0V



1	0	3.3V
1	1	2.2V

Bit<0>: EXWE-外部中断唤醒控制

- 1: 使能
- 0: 禁止

3.1.27 RPAGE1~RF/SCR (系统时钟及状态控制寄存器)

0FH (B1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SCR	DB_EN	TIMERSC	CPUS	IDLE	SHS<1>	SHS<0>	RCM<1>	RCM<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	0	1	1	X	X

Bit<7>: DB_EN-PWM 时钟倍频

- 1: 使能
- 0: 禁止

Bit<6>: TIMERSC-TCC/PWM 时钟源选择

- 1: 主时钟 (Fm)
- 0: 副时钟 (Fs)

Bit<5>: CPUS-CPU 时钟选择

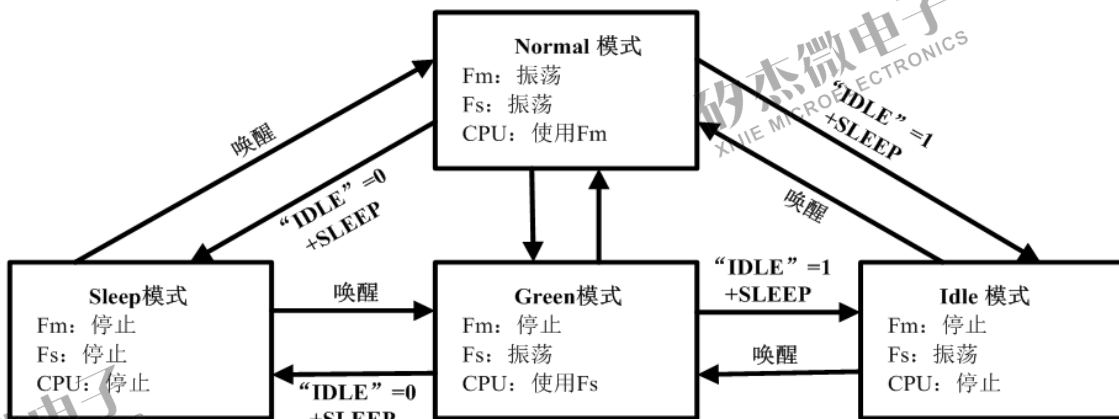
- 1: 主时钟
- 0: 副时钟

Bit<4>: IDLE-系统状态选择

- 1: 执行 SLEEP 后进入空闲模式 (CPU 停止, 外设不停止)
- 0: 执行 SLEEP 后进入睡眠模式 (CPU+外设均停止)

该位将决定执行 SLEEP 指令后 CPU 将进入哪个工作模式

- 1: IDLE = '1' + SLEEP 指令 → 空闲模式
- 0: IDLE = '0' + SLEEP 指令 → 睡眠模式 (默认)





Bit<3:2>: SHS<1:0>-ADC 采样保持周期选择位

SHS<1>	SHS<0>	AD 采样保持周期
0	0	2TAD
0	1	4TAD
1	0	8TAD
1	1	12TAD

注：逐次逼近式 AD 转换的精确性、线性和速度由 ADC 和比较器的特性决定。采样电阻直接影响采样保持电容充电所需时间。应用过程控制采样时间长短以满足特定精度的需要。

总的来说，对于采样电阻每增加 1K 的阻抗，采样时间要增加至少 2us。建议采样电阻的最大阻抗为 10K。

Bit<1:0>: RCM<1:0>-IRC 频率选择位

RCM<1>	RCM<0>	IRC 频率选择
0	0	1M
0	1	8M
1	0	16M
1	1	4M

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS



3.2 控制寄存器

3.2.1 CONT（控制寄存器）

01H(10C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CONT	INTE	INT	TS	TE	PSTE	PST2	PST1	PST0
读/写	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	X	1	1	0	0	0	0

Bit<7>: INTE-中断信号触发沿

- 0: 中断发生在 INT 引脚信号上升沿
- 1: 中断发生在 INT 引脚信号下降沿

Bit<6>: INT-中断使能标志位（该位只读）

- 0: 由 DI 指令或硬件中断屏蔽
- 1: 由 EI 或 RETI 指令使能

Bit<5>: TS-TCC 信号源选择位

- 0: 内部系统时钟
- 1: 外部输入时钟（P54 需要设置为输入口）

Bit<4>: TE-TCC 信号边沿选择位

- 0: TCC 引脚信号发生由低到高变化加 1
- 1: TCC 引脚信号发生由高到低变化加 1

Bit<3>: PSTE-TCC 预分频器使能位

- 0: 预分频器禁止，TCC 分频比为 1:1
- 1: 预分频器使能，TCC 分频比由 Bit2~Bit0 设置

Bit<2:0>: PSR2~PSR0-TCC 预分频选择控制位:

PSR2	PSR1	PSR0	TCC 分频系数
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256



3.2.2 IOPAGE0~I0C50/P5CR (P5 端口方向控制寄存器)

05H (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5CR	P5CR<7>	P5CR<6>	P5CR<5>	P5CR<4>	P5CR<3>	P5CR<2>	P5CR<1>	P5CR<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

Port5 方向控制位

1: 输入

0: 输出

3.2.3 IOPAGE0~I0C60/P6CR (P6 端口方向控制寄存器)

06H (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6CR	P6CR<7>	-	-	-	-	-	-	P6CR<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	1	1	1	1	1	1	1	1

Port6 方向控制位

1: 输入

0: 输出

3.2.4 IOPAGE0~I0C70/P7CR (P7 端口方向控制寄存器)

07H (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P7CR	-	-	-	-	-	-	P7CR<1>	P7CR<0>
读/写	R	R	R	R	R	R	R/W	R/W
复位值	0	0	0	0	0	0	1	1

Port7 方向控制位

1: 输入

0: 输出



3.2.5 IOPAGE0~I0C80/HBT (TMR1 和 TMR2 的高字节)

08H (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
HBT	TMR2<9>	TMR2<8>	-	-	-	-	TMR1<9>	TMR1<8>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

Bit<7:6>: TMR2<9:8>- TMR2 寄存器高两位

Bit<1:0>: TMR1<9:8>- TMR1 寄存器高两位

3.2.6 IOPAGE0~I0C90/TMR1 (TMR1 寄存器)

09H (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMR1	TMR1<7>	TMR1<6>	TMR1<5>	TMR1<4>	TMR1<3>	TMR1<2>	TMR1<1>	TMR1<0>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	1

TMR1 寄存器

3.2.7 IOPAGE0~I0CA0/TMR2 (TMR2 寄存器)

0AH (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMR2	TMR2<7>	TMR2<6>	TMR2<5>	TMR2<4>	TMR2<3>	TMR2<2>	TMR2<1>	TMR2<0>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	1

TMR2 寄存器

3.2.8 IOPAGE0~I0CB0/P5PDCR (P5 下拉控制寄存器)

0BH (I0C0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5PDCR	P5PD<7>	P5PD<6>	P5PD<5>	P5PD<4>	P5PD<3>	P5PD<2>	P5PD<1>	P5PD<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

Port5 下拉控制

1: 禁止

0: 使能



3.2.9 IOPAGE0~IOCC0/P60DCR (P6 开漏控制寄存器)

OGH (IOCC0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P60DCR	P60D<7>	-	-	-	-	-	-	P60D<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0

Port6 开漏功能控制

0: 禁止

1: 使能

3.2.10 IOPAGE0~IOCD0/P5PHCR (P5 上拉控制寄存器)

ODH (IOCC0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5PHCR	P5PH<7>	P5PH<6>	P5PH<5>	P5PH<4>	P5PH<3>	P5PH<2>	P5PH<1>	P5PH<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

Port5 上拉控制

1: 禁止

0: 使能

3.2.11 IOPAGE0~IOCE0/WDTCR (WDT 控制及中断使能控制寄存器 2)

OEH (IOCC0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTCR	WDTE	EIS	ADIE	-	PSWE	PSW<2>	PSW<1>	PSW<0>
读/写	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: WDTE-WDT 功能控制

1: 使能

0: 禁止

Bit<6>: EIS-外部中断端口功能选择

1: 作为外部中断口

0: 作为 GPIO

Bit<5>: ADIE-ADC 中断使能控制

1: 使能

0: 禁止



Bit<4>: 未定义

Bit<3>: PSWE--看门狗时钟预分频控制

1: 使能

0: 禁止

Bit<2:0>: PSW<2:0>--看门狗时钟预分频选择

PSW<2>	PSW<1>	PSW<0>	分频系数
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

3.2.12 IOPAGE0~IOCF0/IMR (中断使能控制寄存器 1)

0FH (IOCF0)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IMR	-	DT2IE	DT1IE	PWM2IE	PWM1IE	EXIE	P5ICIE	TCIE
读/写	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<6>: DT2IE-PWM2 占空中断使能控制

Bit<5>: DT1IE-PWM1 占空中断使能控制

Bit<4>: PWM2IE-PWM2 周期中断使能控制

Bit<3>: PWM1IE-PWM1 周期中断使能控制

Bit<2>: EXIE-外部中断使能控制

Bit<1>: P5ICIE-P5 端口状态改变中断使能

Bit<0>: TCIE-TCC 溢出中断使能控制

1: 使能

0: 禁止



3.2.13 IOPAGE1~I0C51/P5HSCR (P5 高灌电流控制寄存器)

05H (I0C1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5HSCR	P5HS<7>	P5HS<6>	P5HS<5>	P5HS<4>	P5HS<3>	P5HS<2>	P5HS<1>	P5HS<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Port5 输出低电平驱动能力选择

- 1: 增强
- 0: 正常

3.2.14 IOPAGE1~I0C61/P6HSCR (P6 高灌电流控制寄存器)

06H (I0C1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6HSCR	P6HS<7>	-	-	-	-	-	-	P6HS<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0

Port6 输出低电平驱动能力选择

- 1: 增强
- 0: 正常

3.2.15 IOPAGE1~I0C71/P5HDCR (P5 高驱动电流控制寄存器)

07H (I0C1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5HDCR	P5HD<7>	P5HD<6>	P5HD<5>	P5HD<4>	P5HD<3>	P5HD<2>	P5HD<1>	P5HD<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Port5 输出高电平驱动能力选择

- 1: 增强
- 0: 正常

3.2.16 IOPAGE1~I0C81/P6HDCR (P6 高驱动电流控制寄存器)

08H (I0C1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6HDCR	P6HD<7>	-	-	-	-	-	-	P6HD<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0



Port6 输出高电平驱动能力选择

- 1: 增强
- 0: 正常

3.2.17 IOPAGE1~IOCB1/P6PDCR (P6 下拉控制寄存器)

OBH (IOCI)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6PDCR	P6PD<7>	-	-	-	-	-	-	P6PD<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	1	1	1	1	1	1	1	1

Port6 下拉控制

- 1: 禁止
- 0: 使能

3.2.18 IOPAGE1~IOCD1/P7IOCR (P70 上拉下拉及驱动控制寄存器)

ODH (IOCI)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P7IOCR	-	-	P70HS	P70PD	-	-	P70HD	P70PH
读/写	R	R	R/W	R/W	R	R	R/W	R/W
复位值	0	0	0	1	0	0	0	1

Bit<5>: P70HS- P70 输出低电平驱动能力选择

- 1: 增强
- 0: 正常

Bit<4>: P70PD-P70 下拉使能

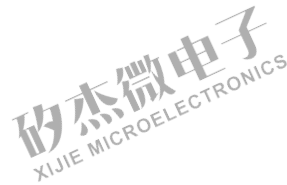
- 1: 禁止
- 0: 使能

Bit<1>: P70HD-P70 输出高电平驱动能力选择

- 1: 增强
- 0: 正常

Bit<0>: P70PH-P70 上拉使能

- 1: 禁止
- 0: 使能





3.2.19 IOPAGE1~IOCF1/P6PHCR (P6 上拉控制寄存器)

0FH (IOCF1)	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6PHCR	P6PH<7>	-	-	-	-	-	-	P6PH<0>
读/写	R/W	R	R	R	R	R	R	R/W
复位值	1	1	1	1	1	1	1	1

Port6 上拉控制

1: 禁止

0: 使能

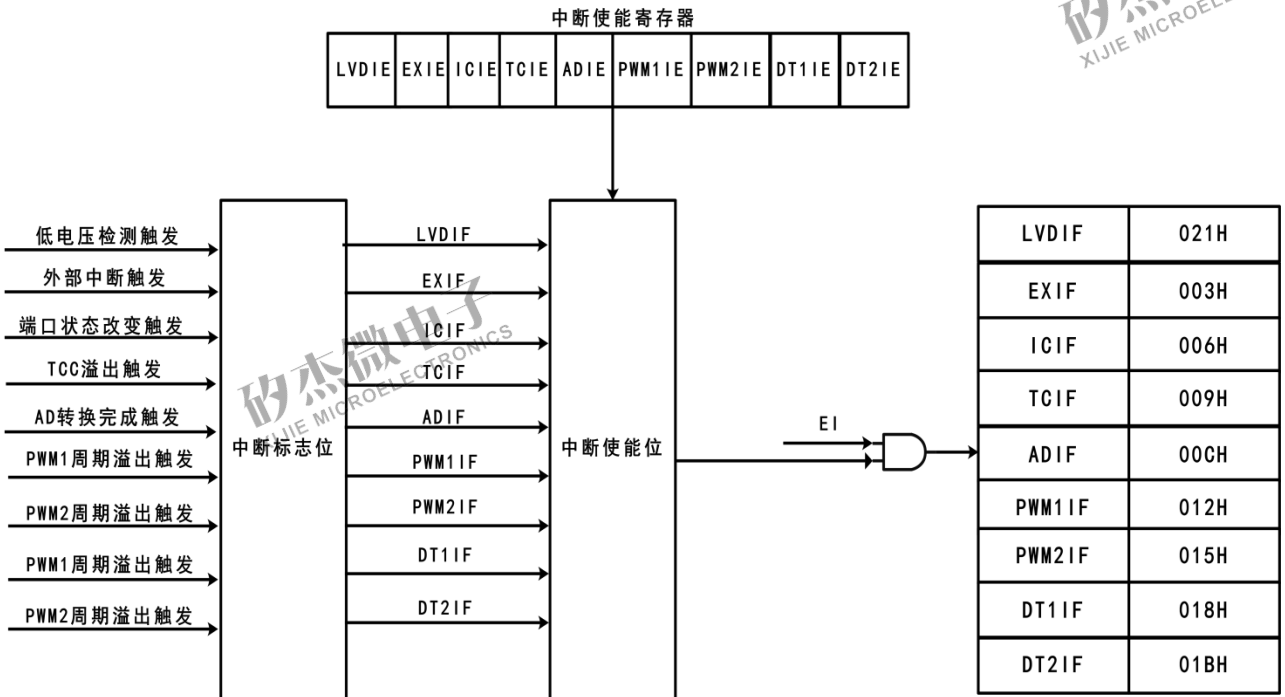


3.3 中断

XC8M9602 具有 9 个中断源，无论是使用其中那一个中断，都必须使能总中断，即“EI”指令。下面分别是每个中断的特性、中断地址及中断优先级：

	中断源	使能条件	中断标志	中断向量	优先级
外部	外部中断	EI + EXIE=1	EXIF	003H	2
外部	端口输入改变	EI + ICIE=1	ICIF	006H	3
内部	TCC 溢出中断	EI + TCIE=1	TCIF	009H	4
内部	AD 转换结束中断	EI + ADIE=1	ADIF	00CH	5
内部	PWM1 周期溢出中断	EI + PWM1IE=1	PWM1IF	012H	6
内部	PWM2 周期溢出中断	EI + PWM2IE=1	PWM2IF	015H	7
内部	PWM1 占空比溢出中断	EI + DT1IE=1	DT1IF	018H	8
内部	PWM2 占空比溢出中断	EI + DT2IE=1	DT2IF	01BH	9
内部	低电压检测中断	EI + LVDIE=1	LVDIF	021H	1

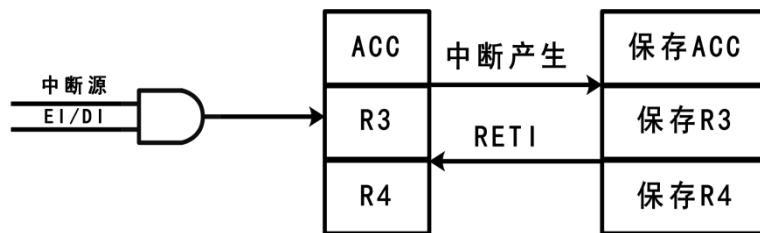
RPAGE 的 RD/RF 为中断状态标志寄存器，它们记录了当某个中断产生中断请求后的中断标志位。IOCE0/IOCF0 为中断设置寄存器，中断的允许与禁止在这两个寄存器中设置。总中断的允许是通过下“EI”指令，相反，总中断的禁止是通过下“DI”指令。当一个中断产生时，它的下一条指令的执行将从中断向量地址处执行。在离开中断服务程序之前相应的中断标志位必须清零，这样才能避免中断的误动作。



中断原理示意图

3.3.1 中断现场保护

在响应中断过程中，硬件自带中断保护功能，将 ACC、R3、R4 的内容保存起来，直到离开中断子程序时，将被保存的值再重新载入 ACC、R3、R4，如此是为了避免在执行中断子程序时，有指令将 ACC、R3、R4 的值改变，导致返回主程序时发生错误。如下图所示：



中断现场保护示意图



3.4 复位

3.4.1 复位功能概述

XC8M9602 系统提供 4 种复位方式：

- POR 上电复位
- RESET 脚输入低电平复位
- WDT 看门狗溢出复位
- LVR 低电压复位

以上任意一种复位发生时，所有的系统寄存器初始化到复位值，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从向量 0000H 处重新开始运行。

任何一种复位情况都需要一定的响应时间，系统复位机制能够保证 MCU 的可靠复位。不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同振荡器的起振时间都是不固定的。RC 振荡器的起振时间最短，晶体振荡器的起振时间则较长。在用户终端使用的过程中，应注意考虑应用场景对上电复位时间的要求。

3.4.2 POR 上电复位

上电复位与 LVR 操作密切相关。系统上电的过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。

- 上电：系统检测到电源电压上升并等待其稳定；
- 外部复位（仅限于外部复位引脚使能状态）：系统检测外部复位引脚状态。如果不是高电平，系统保持复位状态直到外部复位引脚释放；
- 系统初始化：所有的系统寄存器被置为初始值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

上电复位时间由 OPTION 中的【复位时间】选择决定，如下表所示：

SUT	复位建立时间
1	4.5ms
0	18ms



3.4.3 WDT 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。

- 看门狗定时器状态：系统检测看门狗定时器是否溢出，若溢出，则系统复位；
- 系统初始化：所有的系统寄存器被置为初始化默认值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

看门狗唤醒的说明：

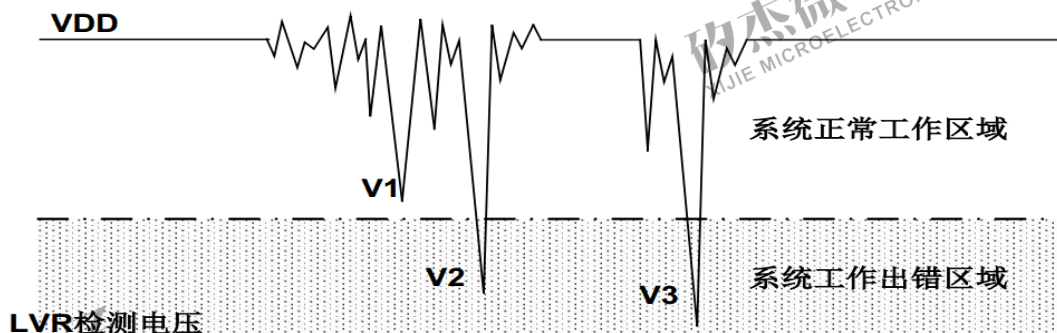
看门狗复位在空闲模式和睡眠模式下都可以复位，系统复位后从地址 0X00 开始执行程序，用户可以在程序地址 0X00 处判断 R3 (STATUS) 寄存器 Bit4 的时间溢出位，如果为 WDT 溢出则可以判断为是看门狗复位，执行对应的唤醒子程序。注意，看门狗唤醒实质为看门狗复位的特殊应用。

看门狗定时器应用注意事项：

- ◆ 对看门狗清零之前，检查 I/O 口的状态和 RAM 的内容可增强程序的可靠性；
- ◆ 不能在中断中对看门狗清零，否则无法侦测到主程序跑飞的状况；
- ◆ 程序中应该只在主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。

3.4.4 LVR 低电压复位

掉电复位针对外部因素引起的系统电压跌落情形（例如，干扰或外部负载的变化），掉电可能会引起系统工作状态不正常或程序执行错误。





电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V1 时，系统仍处于正常状态；当 VDD 跌至 V2 和 V3 时，系统进入死区，则容易导致出错。以下情况系统可能进入死区：

DC 运用中：

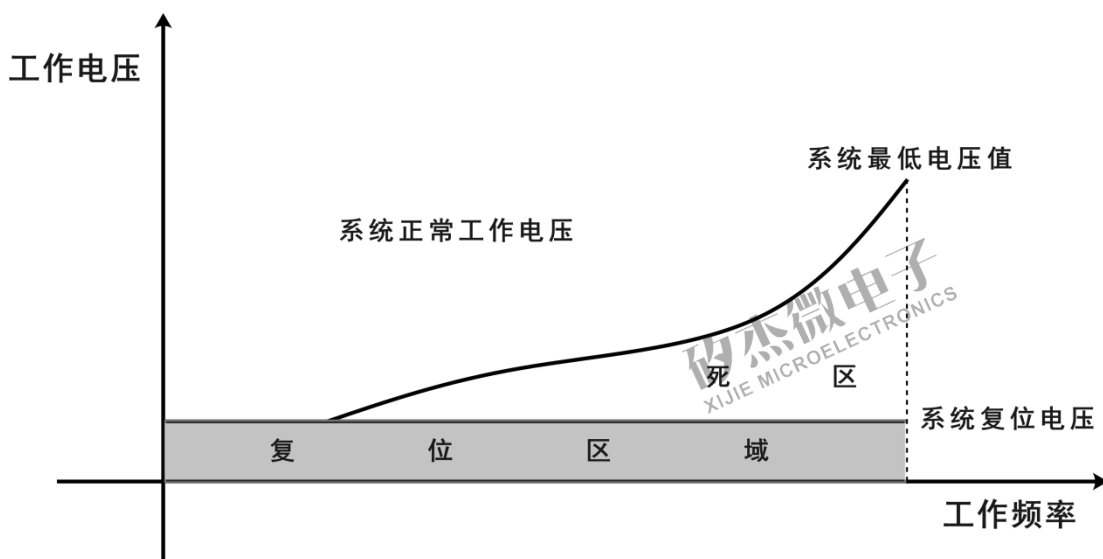
DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到 LVR 检测电压，因此系统维持在死区。

AC 运用中：

系统采用 AC 供电时，DC 电压值受 AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到 DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以下时，则系统将有可能进入不稳定工作状态。在 AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和 DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

3.4.5 工作频率与 LVR 低压检测关系

为了改善系统掉电复位的性能，首先必须明确系统具有的最低工作电压值。系统最低工作电压与系统执行速度有关，不同的执行速度下最低工作电压值也不同。



如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVR）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复



位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

为避免出现死区电压，在选择工作频率的时候，要选择相应的 LVR 复位电压点。如下表：

工作频率	LVR 复位电压点
IRC-16M	LVR=2.7V
IRC-8M	LVR=2.7V
IRC-4M	LVR=1.8V
IRC-1M	LVR=1.8V

注：此工作频率和 LVR 复位电压点的对应值，只是推荐值，用户在使用过程中，根据用于的具体应用场合可以适当的调整复位电压点。



3.5 工作模式

XC8M9602 可以在 4 种工作模式下以不同的时钟频率工作，这些模式可以控制振荡器的工作、程序的执行以及模拟电路的功能损耗。

- 高速模式（Normal）：系统时钟选择高速 IRC 时钟，低速时钟正常工作；
- 低速模式（Green）：系统时钟选择内部低速时钟，高速时钟暂停工作；
- 空闲模式（Idle）：低速时钟正常工作，系统其他部分进入睡眠（TCC 和 PWM 选择系统时钟可继续工作并可唤醒系统、端口状态变化均可唤醒系统）；
- 睡眠模式（Sleep）：所有功能暂停工作，系统进入睡眠，可端口状态变化唤醒、WDT 溢出唤醒、外部复位引脚输入唤醒；

功能模块	高速模式	低速模式	空闲模式	睡眠模式
IHRC	运行	停止	停止	停止
ILRC	运行	运行	运行	停止
CPU 指令	执行	执行	停止	停止
TCC	可工作	可工作	可工作	停止
PWM	可工作	可工作	可工作	停止
内部中断	全部有效	全部有效	P51C, TCC, PWM, LVD, ADC	P51C, LVD, ADC
外部中断	有效	有效	有效	有效
唤醒功能	-	-	P51C, TCC, PWM, EXINT, LVD, ADC, LVR, WDT	P51C, EXINT, LVD, ADC, LVR, WDT
看门狗定时器	WDT 选项控制	WDT 选项控制	WDT 选项控制	WDT 选项控制



3.5.1 高速模式

高速模式 (Normal) 是系统高速时钟工作模式，系统时钟源由高速 RC 振荡器提供。程序被执行。上电复位或任意一种复位触发后，系统进入高速模式执行程序。高速模式下，高速振荡器正常工作，功耗最大。

- ◆ 程序被执行，所有的功能都可控制；
- ◆ 系统速率为高速；
- ◆ 高速振荡器和内部低速振荡器都正常工作；
- ◆ 高速模式可以切换到低速模式；
- ◆ 从高速模式进入到睡眠模式，唤醒后返回到高速模式；
- ◆ 从高速模式进入到空闲模式，唤醒后返回到高速模式；

3.5.2 低速模式

低速模式 (Green) 为系统低速时钟工作模式。系统时钟源由内部低速 RC 振荡器提供。低速模式由系统时钟及状态控制寄存器的 CPUS 位控制。当 CPUS=1 时，系统为高速模式；当 CPUS=0 时，系统进入低速模式。进入低速模式后，自动禁止高速振荡器。

- ◆ 程序被执行，所有的功能都可控制；
- ◆ 系统速率为低速；
- ◆ 内部低速振荡器正常工作，高速振荡器停止工作。
- ◆ 低速模式可以切换到高速模式；
- ◆ 从低速模式进入到睡眠模式，唤醒后返回到低速模式；
- ◆ 从低速模式进入到空闲模式，唤醒后返回到低速模式；



3.5.3 空闲模式

空闲模式 (Idle) 是另外一种理想状态。在睡眠模式下, 所有的功能和硬件设备都被禁止, 但在空闲模式下, 系统低速时钟保持工作, 空闲模式下的功耗大于睡眠模式下的功耗。空闲模式下, 不执行程序, 但具有唤醒功能的 P5IC, TCC, PWM, EXINT, LVD, ADC, LVR, WDT 仍正常工作, 定时器和 PWM 的时钟源为仍在工作的系统低速时钟。由系统时钟及状态控制寄存器的 IDLE 位决定是否进入空闲模式, 当 IDLE=1, 执行 SLEEP 后进入空闲模式。

- ◆ 程序停止执行, 所有的功能被禁止;
- ◆ 具有唤醒功能的模块正常工作;
- ◆ 低速振荡器正常工作, 其它振荡器停止工作;
- ◆ 由高速模式进入到空闲模式, 被唤醒后返回到高速模式;
- ◆ 由低速模式进入到空闲模式, 被唤醒后返回到低速模式;
- ◆ 空闲模式下的唤醒方式为 P5IC, TCC, PWM, EXINT, LVD, ADC, LVR, WDT;
- ◆ 空闲模式下 TCC 和 PWM 功能仍然有效;

3.5.4 睡眠模式

睡眠模式 (Sleep) 是系统的理想状态, 不执行程序, 振荡器也停止工作。整个芯片的功耗低于 1uA。睡眠模式可以由 P5IC, EXINT, LVD, ADC, LVR, WDT 唤醒。从高速模式或者低速模式进入睡眠模式, 被唤醒后将返回到对应模式。由系统时钟及状态控制寄存器的 IDLE 位控制是否进入睡眠模式, 当 IDLE=0, 执行 SLEEP 后进入睡眠模式。

- ◆ 程序停止执行, 所有的功能被禁止;
- ◆ 所有的振荡器, 包括外部高速振荡器、内部高速振荡器和内部低速振荡器都停止工作;
- ◆ 功耗低于 1uA;
- ◆ 由高速模式进入到睡眠模式, 被唤醒后返回到高速模式;
- ◆ 由低速模式进入到睡眠模式, 被唤醒后返回到低速模式;
- ◆ 睡眠模式的唤醒源为 P5IC, EXINT, LVD, ADC, LVR, WDT;



3.6 系统时钟

XC8M9602 内部集成了 7 种振荡器，可以通过 OPTION 实现相应配置。具体参看下表：

振荡器类型	说明
IRC (内置 RC 振荡器)	可以通过 RCM 选择 1M/4M/8M/16M
ERC (外置 RC 振荡器)	P55: ERCIN
LXT1 (低速晶振)	100K~1M
HXT1 (高速晶振)	12M~16M
LXT2 (低速晶振)	32.768KHz
HXT2 (高速晶振)	6M~12M
XT (晶振)	1M~6M

3.6.1 内部 RC 振荡器

XC8M9602 提供内部 RC 模式，频率默认值为 4MHz。

内部 RC 振荡模式包含 1M/4M/8M/16MHz 四种频率值。通过设置 OPTION 的配置位，可选择 IRC 工作频率，下面是它们的对应关系：

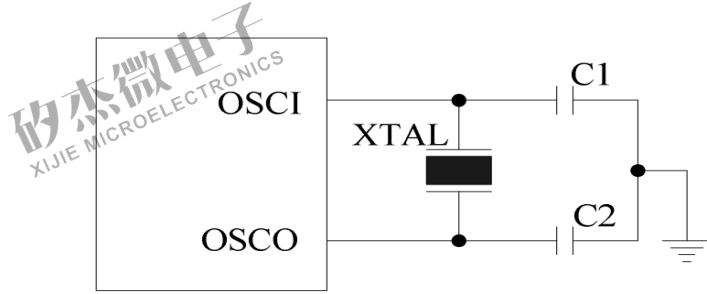
RCM	IRC 频率
00	IRC 频率选为 1MHz
01	IRC 频率选为 8MHz
10	IRC 频率选为 16MHz
11	IRC 频率选为 4MHz

XC8M9602 提供了多种分频选择，可以在 OPTION 中选择，适用于更多的场合。如下表：

Clocks	Clocks 分频
2clock	分频为 2clock
4clock	分频为 4clock
8clock	分频为 8clock
16clock	分频为 16clock

3.6.2 外部晶体/陶瓷振荡器

在大多数应用中,引脚 OSC0 和 OSC1 上可接晶体或陶瓷谐振器来产生振荡,电路图如下,不论是 HXT 还是 LXT 模式都适用,表中为 C1、C2 的推荐值。由于各个谐振器特性不同,用户应参照其规格选择 C1、C2 的合适值。



晶体振荡器应用电路

晶体振荡器或陶瓷振荡器的电容选择参考：

振荡器模式	频率模式	频率	C1 (pF)	C2 (pF)
陶瓷振荡器	LXT1 (100K~1M)	100 KHz	60	60
		200 KHz	60	60
		455 KHz	40	40
		1 MHz	30	30
	XT (1M~6M)	1 MHz	30	30
		2 MHz	30	30
晶体振荡器	LXT2 (32.768K)	32.768 KHz	40	40
	LXT1 (100K~1M)	100 KHz	60	60
		200 KHz	60	60
		455 KHz	40	40
		1 MHz	30	30
	XT (1M~6M)	1 MHz	30	30
		2 MHz	30	30
		4 MHz	20	20
		6 MHz	30	30
	HXT2 (6M~12M)	6 MHz	30	30
		8 MHz	20	20
		12 MHz	30	30
		HXT1 (12M~16M)	12 MHz	30
	16 MHz		20	20

注：以上数据仅供参考，一切以实物测试为准



3.7 I/O 端口

XC8M9602 有 3 组双向 I/O 端口，共 12 个输入，12 个输出，大部分 I/O 可以复用为其它功能。

12 个可编程上拉 I/O 引脚：P50~P57, P60, P67, P70, P71；

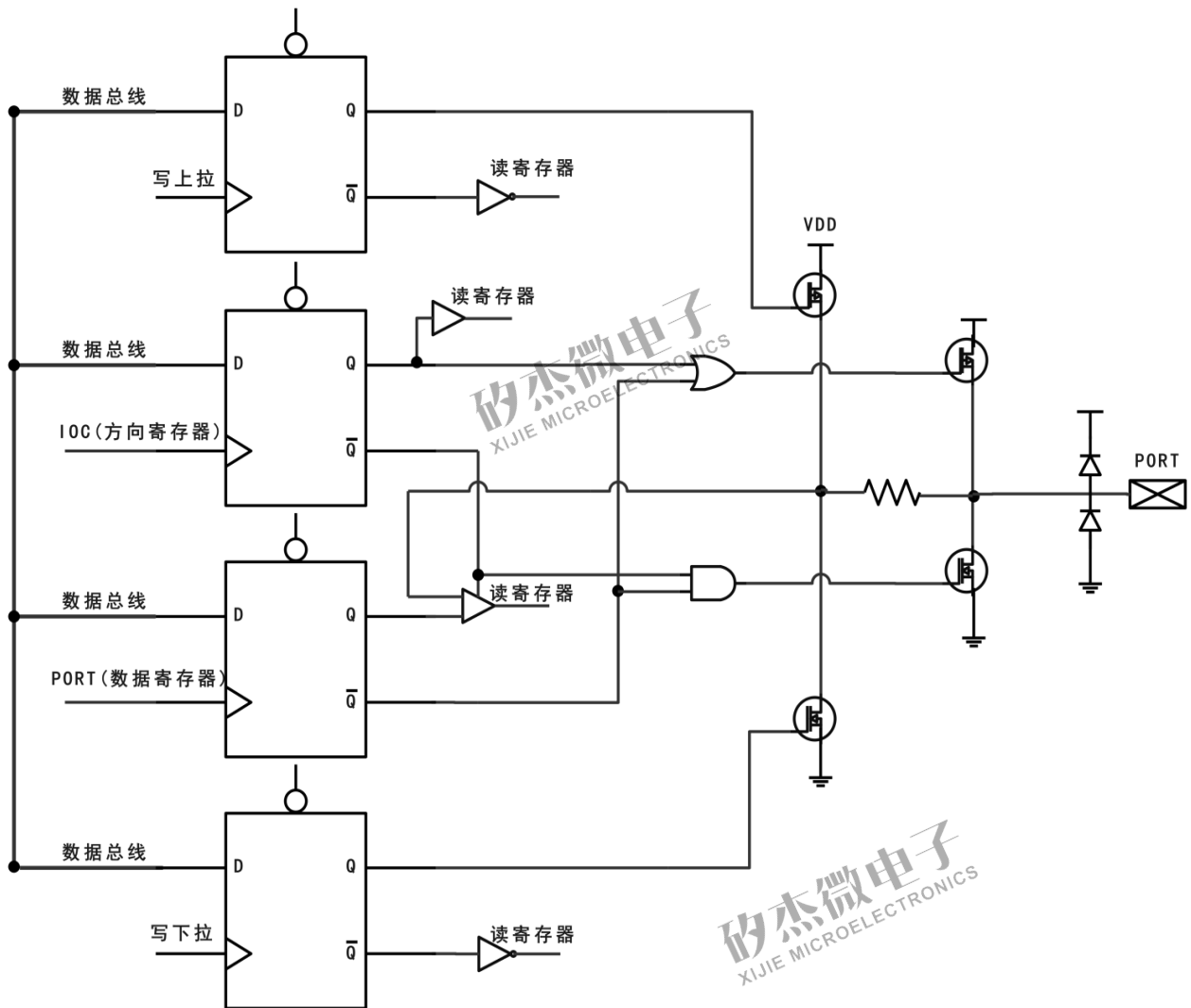
11 个可编程下拉 I/O 引脚：P50~P57, P60, P67, P70；

11 个可编程驱动增强 I/O 引脚：P50~P57, P60, P67, P70；

2 个可编程漏极开路 I/O 引脚：P60, P67；

3.7.1 GPIO 内部结构图

以下内部结构图仅供参考理解，并不代表实际电路。



IO 控制寄存器/数据寄存器/上拉/下拉结构电路



3.7.2 端口状态变化唤醒

XC8M9602 包含 8 个可编程端口状态变化唤醒 I/O:P50~P57。IDLE=0, 芯片执行“SLEEP”指令可以进入到睡眠模式。此时, 系统时钟停止, 所有模块停止工作, WDT (若使能) 清 0, 则继续运行。端口状态变化唤醒可以通过程序选择继续原有的进程 (SLEEP 前执行 DI) 或执行相应的跳转 (SLEEP 前执行 EI), 并打开相应的使能控制位, 跳转到中断子程序。

端口状态改变查询方式唤醒设置:

- 1、PORT5 端口唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、使能端口状态改变独立中断及唤醒控制;
- 4、设置寄存器 RPAGE0-RE 的 P5ICWE 位为 1 使能唤醒功能;
- 5、执行 DI 指令, 不进入中断地址口;
- 6、读取 PORT 端口 (如 MOV 0X05, 0X05);
- 7、执行“SLEEP”指令 (IDLE=0), 进入睡眠模式;
- 8、唤醒后, 执行 SLEEP 的下一条指令;

端口状态改变中断方式唤醒设置:

- 1、PORT5 端口唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上下拉;
- 3、WDT 预分频的设置必须大于 1:1, 禁止 WDT
- 4、使能端口状态改变独立中断及唤醒控制;
- 5、设置寄存器 RPAGE0-RE 的 P5ICWE 位为 1, 使能唤醒功能
- 6、使能 PORT 端口状态改变中断;
- 7、执行“EI”指令, 等待进入中断地址口;
- 8、读取 PORT 端口 (如 MOV 0X05, 0X05);
- 9、下指令“SLEEP”, 进入睡眠 SLEEP 模式;
- 10、唤醒后会进入中断地址口, 退出中断后, 执行 SLEEP 下一条指令;

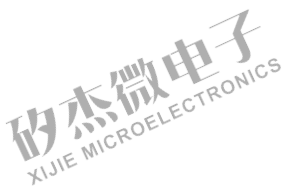
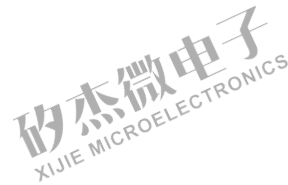
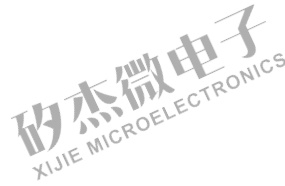


3.7.3 端口施密特参数

XC8M9602 端口的施密特特性，表格如下（仅作参考）：

端口	SMT	
P50~P57, P60, P67, P70	0.4*VDD	0.5*VDD
P71	0.2*VDD	0.3*VDD

以上参数仅做参考，请以目标样机实测数据为准。



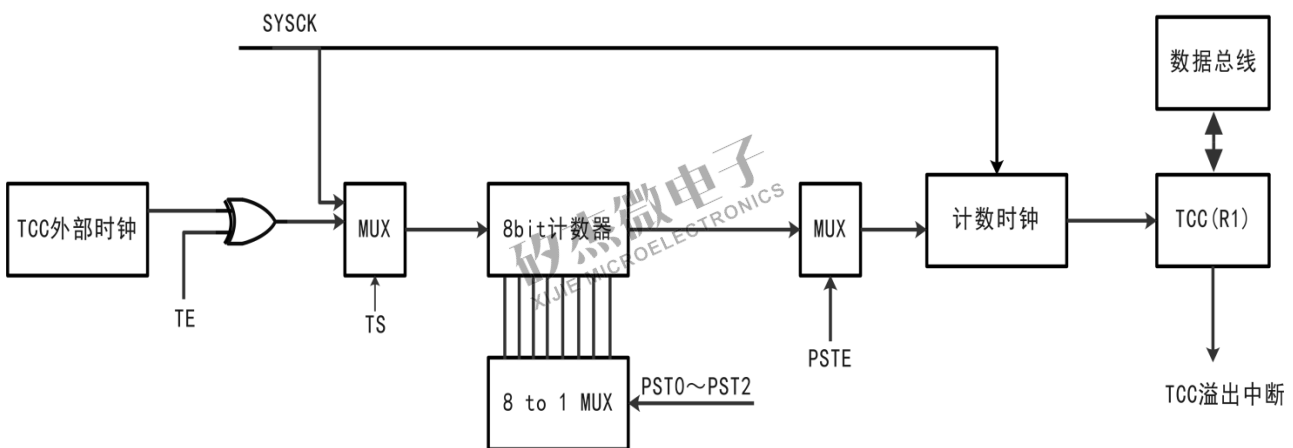
3.8 TCC 定时计数器

XC8M9602提供一个8位计数器作为TCC的预分频器。CONT寄存器的PSTE位决定分频器的使能与禁止，PSR0 ~PSR2三位决定预分频比。在TCC 模式下每次TCC 被写入一个值，预分频寄存器就被清零。

TCC (R1)是一个8Bit 上行计数器，只要有时钟就工作。时钟源既可以是内部系统时钟，也可以选择外部时钟(由 P54 引脚输入，触发沿可选)，如果没有分频控制，每个时钟(Fm/Fs)周期(选择内部时钟)或每个外部时钟周期(外部时钟)到来，计数器实现加1。

TCC 计数溢出可以形成中断信号。

在 IDLE 模式下，TCC 中断可以唤醒电路，唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。



TCC 结构框图

3.8.1 TCC 定时设置说明

- 1、给 TCC 寄存器赋初始值；
- 2、设置 CONT 寄存器的值（选择作为计时器或计数器及预分频比）；
- 3、作为计数器使用，需要在 CONT 寄存器选择 TCC 外部信号为正沿或负沿加1；
- 4、若需要执行中断功能，须设置 I0CF0 寄存器中的 TCIE (Bit0) 为1，并执行 EI 指令；
- 5、中断程序部分将自动保存 ACC、STATUS 及 R4 于堆栈器中，执行 RETI 指令后，再自堆栈中取出，退出中断前要清除 TCC 中断标志位；



3.8.2 TCC 定时计算说明

TCC 定时功能通过写值到 TCC 寄存器，给定时器赋初始值，定时器从初始值位置开始累加，直至定时器溢出产生中断。

TCC 定时时间计算公式（选择内部系统时钟）：

$$\text{TCC 定时时间} = (1/F_{\text{osc}}) \times (\text{TCC 分频}) \times (256 - \text{TCC 初始值})$$

示例：

$F_{\text{osc}}=8 \text{ MHz}$ ，TCC 分频选择=8 分频，TCC 初始值=156；

$$\text{TCC 定时时间} = (1/8) \times (8) \times (256 - 156) = 100 \text{ us}$$

TCC 定时时间计算公式（选择外部输入时钟）：

$$\text{TCC 定时时间} = (1/\text{外部输入时钟}) \times (\text{TCC 分频}) \times (256 - \text{TCC 初始值})$$

示例：

外部输入时钟=1 MHz，TCC 分频选择=4 分频，TCC 初始值=156；

$$\text{TCC 定时时间} = (1/1) \times (4) \times (256 - 156) = 400 \text{ us}$$

3.8.3 TCC 空闲模式唤醒说明

在空闲模式下，程序停止执行，具有唤醒功能的模块和低速振荡器正常工作，其它功能被禁止。

TCC 可以唤醒空闲模式，设置 RPAGE1-RF 寄存器的 Bit6 位 TIMERSCL，选择 TCC 时钟源为副时钟，使能 TCIE，IDLE = 1+ SLEEP 指令系统进入空闲模式，TCC 定时器正常工作。当 TCC 定时器溢出后，系统被唤醒，进入低速或者高速模式（依据进入空闲模式之前的系统模式）。若使能 EI，则唤醒后进入中断，若使能 DI，则唤醒后执行下一条指令。



3.9 PWM 脉宽调制

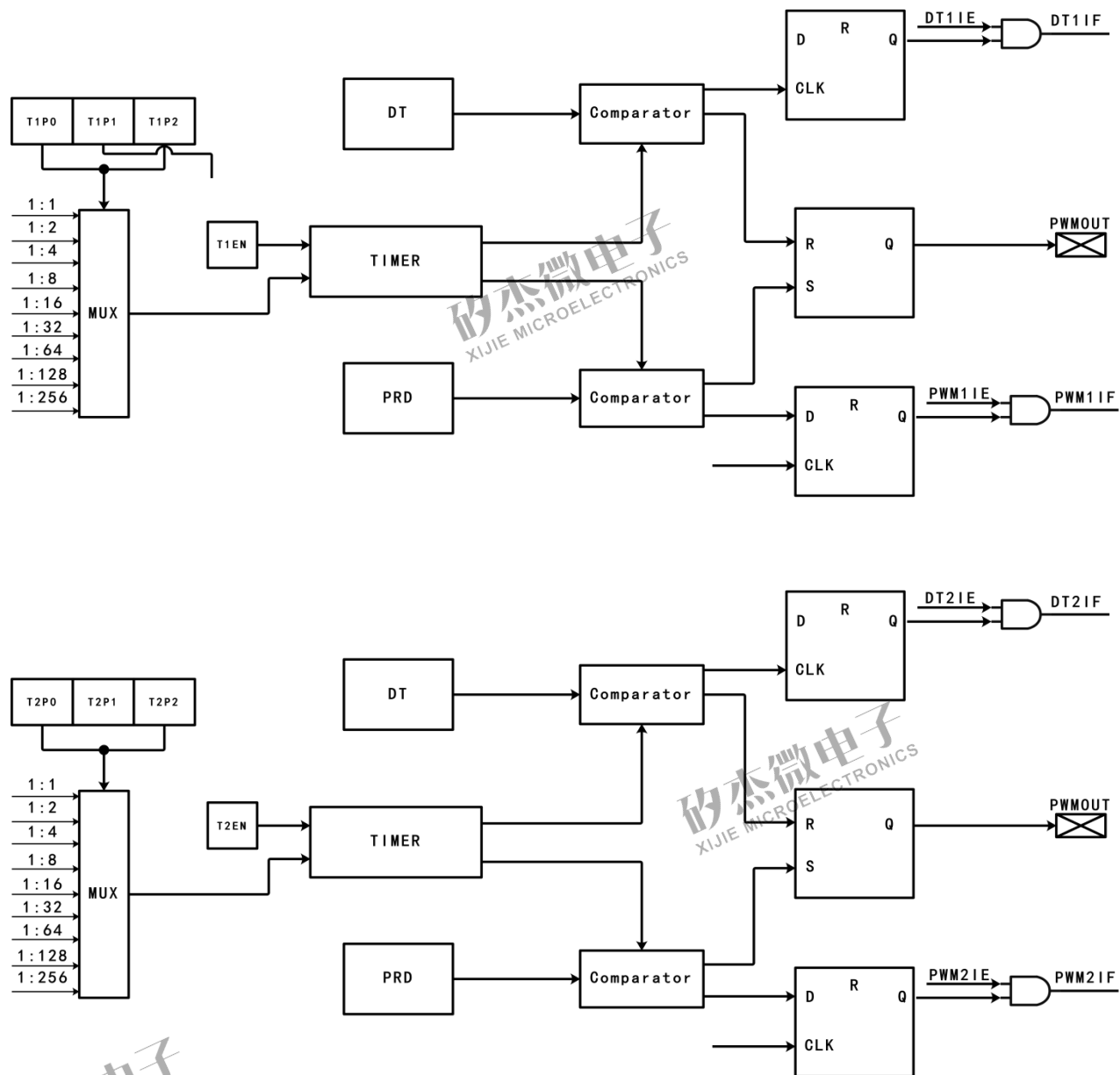
XC8M9602 内置 2 个带预分频器的计数器，用来产生脉宽调制信号。其中 PWM1、PWM2 两个为 8/10Bit PWM，可通过 OPTION 选择 PWM 8 Bit /10Bit 选择位进行自主选择。PWM1 和 PWM2 可级联组合为 16/20Bit PWM。

PWM 带有周期溢出中断和占空比匹配中断，使能后可跳转到中断子程序。

在 IDLE (空闲模式) 下，使能 PWM1IE、PWM2IE、DT1IE、DT2IE，可唤醒系统。

3.9.1 PWM 内部结构与时序

以下内部结构图仅供参考理解，并不代表实际电路。



PWM 工作结构电路



3.9.2 PWM 周期与占空比

PWM1 和 PWM2 各提供一个带 8bit 可编程预分频的时钟计数器，作为 PWM 模块的波特率时钟发生器。可通过使能 PWM 控制寄存器中的 T1EN 和 T2EN，使能计数器功能，通过 T1P<2:0> 和 T2P<2:0>控制位，可进行计数器的预分频设置。

PWM 周期通过写值到 PWM 周期寄存器（PRD），当计数器的值与 PRD 值相等，在下一个递增周期发生如下事件：

- 计数器清零；
- 对应 PWM 输出引脚置高电平；
- 产生 PWM 周期溢出中断（若使能）；
- PWM 占空比由 DT 寄存器锁存到 DT/TIMER 比较寄存器；

PWM 周期计算公式：

$$\text{PWM 周期} = (\text{PRD}) \times \left(\frac{1}{F_{\text{osc}}}\right) \times (\text{TIMER 分频})$$

示例：

PRD=100, Fosc=8 MHz, TIMER 分频选择=2 分频；

$$\text{PWM 周期} = (100) \times \left(\frac{1}{8}\right) \times (2) = 25 \text{ us}$$

PWM 占空比通过写值到 PWM 占空比寄存器，当计数器的值溢出清零时，DT 的值被锁存到 DT/TIMER 比较寄存器。当 DT/TIMER 比较寄存器的值与 TIMER 计数器的值相等时，PWM 输出引脚置为低电平。DT 的值可以在任何时候被写入，但 DT/TIMER 比较寄存器的值只有在周期溢出时写入：

PWM 占空比计算公式：

$$\text{PWM 占空比} = (\text{DT}) \times \left(\frac{1}{F_{\text{osc}}}\right) \times (\text{TIMER 分频})$$

示例：

DT=50, Fosc=8 MHz, TIMER 分频选择=2 分频；

$$\text{PWM 占空比} = (50) \times \left(\frac{1}{8}\right) \times (2) = 12.5 \text{ us}$$



3.9.3 PWM 级联模式

PWM 级联模式使两个 8/10 位 PWM 功能合成一个 16/20 位 PWM，在这个模式里，必要的参数重新定义如下表所示：

16/20 位 PWM	DT(占空比)	PRD (周期)	TIME (定时器)
MSB	DT2	PRD2	TMR2
LSB	DT1	PRD1	TMR2

16/20 位 PWM 的分频比使用 TMR1 的分频比，当 LSB 产生进位时，TMR 的 MSB 加 1 并且 PWM1IF 位/PWM1 引脚重新定义为 PWMIF 位/PWM 引脚。

3.9.4 PWM 空闲模式唤醒说明

在空闲模式下，程序停止执行，具有唤醒功能的模块和低速振荡器正常工作，其它功能被禁止。

PWM 可以唤醒空闲模式，设置 RPAGE1-RF 寄存器的 Bit6 位 TIMERS，选择 PWM 时钟源为副时钟，使能 DT1IE/DT2IE/PWM1IE/PWM2IE，IDLE = 1+ SLEEP 指令系统进入空闲模式，PWM 定时器正常工作。

当满足对应中断条件，系统被唤醒，进入低速或者高速模式（依据进入空闲模式之前的系统模式）。若使能 EI，则唤醒后进入中断，若使能 DI 则唤醒后执行下一条指令。

3.9.5 PWM 脉宽调制设置说明

- 1、设置 RPAGE1-R7 和 RPAGE1-R8 和 RPAGE0-RF 寄存器，选择相应的定时器为 PWM 模式、定时器的分频比、定时器中断类型（若使能 PWM 中断）、定时器的时钟源等；
- 2、写 RPAGE1-R9 和 RPAGE1-RA 和 RPAGE1-RD 寄存器的值，确定该 PWM 通道的周期；
- 3、写 RPAGE1-RB 和 RPAGE1-RC 和 RPAGE1-RD 寄存器的值，确定该 PWM 通道的占空比；
- 4、使能相应定时器；
- 5、使能或禁止 PWM 对应的定时器中断，并下“EI”或“DI”指令（如果需要）；



3.10 LVD 低电压检测

XC8M9602 具有低电压检测 (LVD) 功能, 总共可编程选择 4 个电压值。当 CPU 的工作电压下降到设定值时, RPAGE0-RE 寄存器的 Bit7 位被置 0; 而当 CPU 的工作电压由低于设定值上升到高于设定值后, RPAGE0-RE 寄存器的 Bit7 位被置 1。

LVD 电压检测点:

LVDSSEL<1>	LVDSSEL<0>	电压检测点
0	0	4.5v
0	1	4.0v
1	0	3.3v
1	1	2.2v

3.10.1 LVD 电压检测设置说明

- 1、设定 LVD 的电压值 (RPAGE1 RE 寄存器的 LVD1 和 LVD0 位);
- 2、使能 LVD 功能 (RPAGE1 RE 寄存器 LVDEN 位);
- 3、使能 LVD 中断 (RPAGE1 RE 寄存器的 LVDIE 位), 执行“EI”指令;
- 4、在中断子程序或主程序查询 LVDIF 位为 1 后, 再判断 RPAGE0-RE 寄存器的 LVD_FG 位, 执行相应的动作;

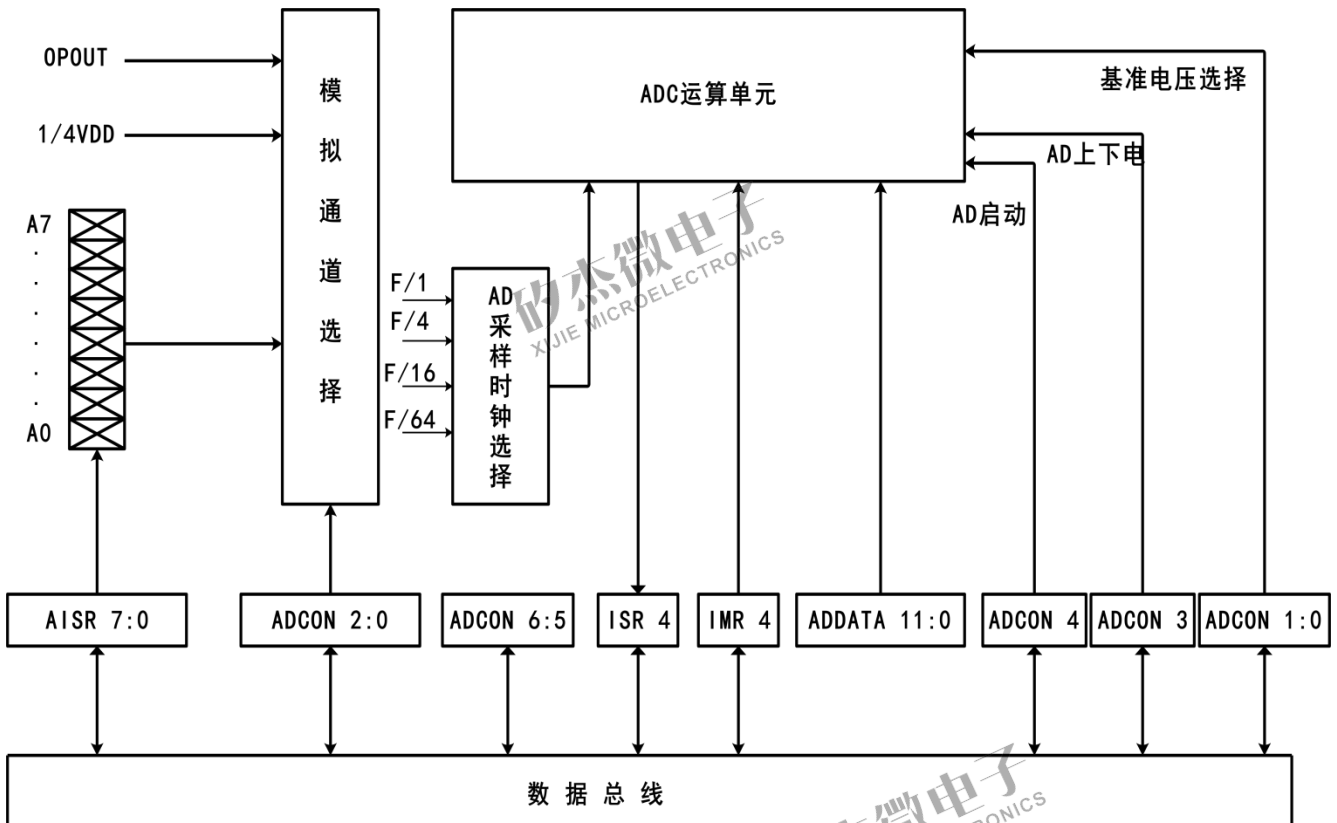
3.11 ADC 模数转换

XC8M9602 包括一个 8 位模拟多路转换器, 三个控制器 (RPAGE0-AISR/R8, RPAGE0-ADCON/R9, RPAGE0-ADOC/RA), 三个数据寄存器 (RPAGE0-ADDATA/RB, RPAGE0-ADDATA1H/RC, RPAGE0-ADDATA1L/RD) 和一个 12 位精度的 AD 转换器。AD 转换功能示意图如下所示。

ADC 模块采用逐次逼近式把模拟信号转换为数字值, 结果存储到 ADDATA/RB, ADDATA1H/RC, ADDATA1L/RD 结果寄存器中, 通过 ADCON 寄存器设置 ADC 的输入通道、内外部参考电压源、ADC 采样时钟、ADC 启动及 ADC 功耗。

AD 转换完成可以进入中断, 也可以用查询 RPAGE0~R9 的 ADRUN 位来判断。

如果启动了 AD 唤醒功能, AD 转换的完成可以从睡眠模式或者空闲模式下唤醒。



AD 转换功能示意图

AD 采样时间计算方式:

从设置 ADRUN=1 起, 完成一次 AD 采样的时间=ADC 采样保持周期+AD 转换时间

AD 转换时间:

AD 转换 1 个 bit 需要一个 TAD 时间, 我们总共是 12bit 的 AD, 所以转换时间为 12 个 TAD。



AD 采样电压值计算：

$$\text{ADC 采样电压} = \frac{\text{采样值}}{4096} * \text{参考电压}$$

例：参考电压为内部基准 3V，采样值为 $0 \times 800 = 2048$

$$\text{ADC 采样电压} = \frac{2048}{4096} * 3 = 1.5\text{V}$$

3.11.1 ADC 模数转换设置说明

- 1、对寄存器 RPAGE0-R8 的 ADE7-ADE0 进行设置，使能模拟输入通道；
- 2、设置寄存器 RPAGE0-R9 的 ADIS2:ADIS0，选择 AD 输入通道；设置寄存器 RPAGE0-R9 的 CKR1-CKR0，选择 ADC 的时钟预分频；选择 ADC 的参考电压；置“ADPD=1”开始 AD 供电电压；
- 3、调用 AD 精度校正子程序；
- 4、如果需要用到中断功能，设置 ADIE=1，执行“EI”指令；
- 5、可以根据需要使能 AD 唤醒功能，设置 ADWE=1；
- 6、置“ADRUN=1”开始 AD 转换；
- 7、可以根据需要选择 IDLE/SLEEP 模式；
- 8、等待中断或 ADRUN 被清 0；如果 AD 中断发生，则离开中断程序时需将 ADIF 清“0”；
- 9、保存转换的结果。如果需要做多次 AD 转换，跳到步骤 5；

3.11.2 ADC 模数转换精度调整说明

- 1、对寄存器 RPAGE0-R8 和 IOCE1 的 ADE15-ADE0 进行设置，使能模拟输入通道；
- 2、设置寄存器 RPAGE0-R9 的 ADIS4:ADIS0，选择 AD 输入通道；设置寄存器 RPAGE0-R9 的 CKR1-CKR0，选择 ADC 的时钟预分频；选择 ADC 的参考电压；置“ADPD=1”打开 ADC 电源；
- 3、设置 ADOC 为 0XF8，使能 ADC 校正位功能，置“ADRUN=1”开始 AD 转换；
- 4、先校正 ADC 位正电压，再校正 ADC 位准负电压，每次校正 2LSB 的电压；
- 5、检测到 AD 值为“0”，则结束 AD 精度校正，即将 ADC 的“CAL1”位值为“0”；



4. OPTION 配置表

CODE OPTION	选项	功能描述
看门狗	使能	看门狗 WDT 使能
	禁止	看门狗 WDT 禁止
P71 端口	as GPIO	P71 端口作为通用 I/O
	as RESET	P71 端口作为复位端口
外部中断滤波	禁止	禁止外部中断滤波
	滤波时间 $8 F_{osc}$	外部中断滤波时间 $8 F_{osc}$
	滤波时间 $32 F_{osc}$	外部中断滤波时间 $32 F_{osc}$
低压复位	1.8	低压复位选择 1.8V
	2.7	低压复位选择 2.7V
	3.5	低压复位选择 3.5V
	4.0	低压复位选择 4.0V
系统时钟预热	预热时间 $8 F_{osc}$	系统时钟预热选择 $8 F_{osc}$
	预热时间 $32 F_{osc}$	系统时钟预热选择 $32 F_{osc}$
复位时间	18ms	看门狗复位时间 18ms
	4.5ms	看门狗复位时间 4.5ms
封装脚位	8PIN	选择封装脚位为 8PIN
	10PIN	选择封装脚位为 10PIN
	14PIN	选择封装脚位为 14PIN
振荡模式	IRC 模式	MCU 振荡模式选择 IRC 模式
	ERC 模式	MCU 振荡模式选择 ERC 模式
	LXT1 模式	MCU 振荡模式选择 LXT1 模式
	LXT2 模式	MCU 振荡模式选择 LXT2 模式
	HXT1 模式	MCU 振荡模式选择 HXT1 模式
	HXT2 模式	MCU 振荡模式选择 HXT2 模式
	XT 模式	MCU 振荡模式选择 XT 模式
P70 端口	as GPIO	P70 端口作为通用 I/O
	as 指令周期输出 (RCOUT 开漏输出禁止)	P70 端口作为指令周期输出 (RCOUT 开漏输出禁止)
	as 指令周期输出 (RCOUT 开漏输出使能)	P70 端口作为指令周期输出 (RCOUT 开漏输出使能)



P70 高灌高驱动硬件使能	禁止	禁止 P70 高灌高驱动硬件使能
	使能	使能 P70 高灌高驱动硬件使能
PWM8bit/10bit 选择位	8bit	PWM1 和 PWM2 为 8bitPWM
	10bit	PWM1 和 PWM2 为 10bitPWM
IRC 频率	1M	IRC 频率选择 1M
	4M	IRC 频率选择 4M
	8M	IRC 频率选择 8M
	16M	IRC 频率选择 16M
Clocks 分频	2 Clocks	指令时钟分频选择 2 Clocks
	4 Clocks	指令时钟分频选择 4 Clocks
	8 Clocks	指令时钟分频选择 8 Clocks
	16 Clocks	指令时钟分频选择 16 Clocks
副时钟选择	16Khz	副时钟选择 16Khz
	128Khz	副时钟选择 128Khz
P71 端口上拉	禁止	P71 端口上拉禁止
	使能	P71 端口上拉使能
P71 端口高电平驱动	禁止	P71 端口高电平驱动禁止
	使能	P71 端口高电平驱动使能
新增功能使能	禁止	新增功能禁止
	使能	新增功能使能
功耗选择	高速高功耗	$F_{cpu} \geq 2M$ 是必选 (F_{cpu} =振荡器频率/clocks 分频)
	常规	$F_{cpu} < 2M$ 是必选 (F_{cpu} =振荡器频率/clocks 分频)
ADC 采样值强制抬高 14 个最低有效位	禁止	禁止 ADC 采样值强制抬高 14 个最低有效位
	使能	使能 ADC 采样值强制抬高 14 个最低有效位
系统时钟滤波	禁止	禁止系统时钟滤波
	使能	使能系统时钟滤波
OS 测试	禁止	禁止烧录器 OS 测试功能
	使能	使能烧录器 OS 测试功能



5. 指令集

指令	指令动作	标志位影响
ADD A, R	$A+R \rightarrow A$	Z, C, DC
ADD R, A	$A+R \rightarrow R$	Z, C, DC
AND A, R	$A \& R \rightarrow A$	Z
AND R, A	$A \& R \rightarrow R$	Z
CLRA	$0 \rightarrow A$	Z
CLR R	$0 \rightarrow R$	Z
INVA R	$\neg R \rightarrow A$	Z
INV R	$\neg R \rightarrow R$	Z
DA	A 寄存器调整为 BCD 值	C
DECA R	$R-1 \rightarrow A$	Z
DEC R	$R-1 \rightarrow R$	Z
DJA R	$R-1 \rightarrow A$, skip if zero	-
DJ R	$R-1 \rightarrow R$, skip if zero	-
INCA R	$R+1 \rightarrow A$	Z
INC R	$R+1 \rightarrow R$	Z
IJA R	$R+1 \rightarrow A$, skip if zero	-
IJ R	$R+1 \rightarrow R$, skip if zero	-
MOV R, A	$A \rightarrow R$	-
MOV A, R	$R \rightarrow A$	Z
MOV R, R	$R \rightarrow R$	Z
OR A, R	$A \vee R \rightarrow A$	Z
OR R, A	$A \vee R \rightarrow R$	Z
SUB A, R	$R-A \rightarrow A$	Z, C, DC
SUB R, A	$R-A \rightarrow R$	Z, C, DC
XOR A, R	$A \oplus R \rightarrow A$	Z
XOR R, A	$A \oplus R \rightarrow R$	Z
IR R	$IOCR \rightarrow A$	-
IW R	$A \rightarrow IOCR$	-
CTR	$CONT \rightarrow A$	-
CTW	$A \rightarrow CONT$	-
BTC R, b	$0 \rightarrow R(b)$	-



BTS R, b	$1 \rightarrow R(b)$	-
JBTC R, b	if $R(b)=0$, skip	-
JBTS R, b	if $R(b)=1$, skip	-
LCR R	$R(n) \rightarrow R(n+1), R(7) \rightarrow C, C \rightarrow R(0)$	C
LCA R	$R(n) \rightarrow A(n+1), R(7) \rightarrow C, C \rightarrow A(0)$	C
RCR R	$R(\bar{n}) \rightarrow R(n-1), R(0) \rightarrow C, C \rightarrow R(7)$	C
RCA R	$R(n) \rightarrow A(n-1), R(0) \rightarrow C, C \rightarrow A(7)$	C
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	-
SWAPA R	$R(0-3) \rightarrow A(4-7), R(4-7) \rightarrow A(0-3)$	-
ADD A, k	$A+k \rightarrow A$	Z, C, DC
AND A, k	$A \& k \rightarrow A$	Z
MOV A, k	$k \rightarrow A$	-
OR A, k	$A \vee k \rightarrow A$	Z
SUB A, k	$k-A \rightarrow A$	Z, C, DC
XOR A, k	$A \oplus k \rightarrow A$	Z
CALL k	$PC+1 \rightarrow [SP], (Page, k) \rightarrow PC$	-
DI	禁止中断	-
EI	使能中断	-
JMP k	$K (Page, k) \rightarrow PC$	-
NOP	空指令	-
RET	[堆栈顶端] $\rightarrow PC$	-
RETI	[堆栈顶端] $\rightarrow PC$, 使能中断	-
RETL k	$k \rightarrow A$, [堆栈顶端] $\rightarrow PC$	-
SLEEP	$0 \rightarrow WDT$, 振荡器停止振荡 (睡眠模式)	T, P
CWDT	$0 \rightarrow WDT$	T, P
TBRD R	MLB 为 0, 机器码 bit7~0 给 R MLB 为 1, 机器码 bit15~8 给 R	-



6. 电气特性

6.1 极限参数

工作温度	-40°C~85°C
存储温度	-65°C~150°C
输入电压	V _{SS} -0.3V~V _{DD} +0.5V
输出电压	V _{SS} -0.3V~V _{DD} +0.5V
工作电压	1.8V~5.5V

6.2 直流电气特性

(V_{DD}=5V, 工作温度=25°C, 除非另有情况说明)

符号	参数说明	条件	最小	典型	最大	单位
IRC1	IRC1 (校正后)	OPTION 选择 16MHz	-	16	-	MHz
IRC2	IRC2 (校正后)	OPTION 选择 8MHz	-	8	-	MHz
IRC3	IRC3 (校正后)	OPTION 选择 4MHz	-	4	-	MHz
IRC4	IRC4 (校正后)	OPTION 选择 1MHz	-	1	-	MHz
I _{OH1}	输出高电平驱动 (除 P71 外)	I _{oh} =4.4V	4.5	5	5.5	mA
I _{OH2}	输出高电平驱动 (P71)	I _{oh} =4.4V	8	10	12	mA
I _{OH3}	输出高电平驱动增强 (除 P71)	I _{oh} =4.4V	10	12	14	mA
I _{OL1}	I _O 输出低电平驱动 (除 P71)	I _{ol} =0.6V	18	20	22	mA
I _{OL2}	I _O 输出低电平驱动 (P71)	I _{ol} =0.6V	48	49	50	mA
I _{OL3}	I _O 输出低电平驱动增强 (除 P71)	I _{ol} =0.6V	46	48	50	mA
I _{PH1}	上拉电流 (除 P71 外)	上拉使能, 输入接地	70	75	80	μA
I _{PH2}	上拉电流 (P71)	上拉使能, 输入接地	70	76	160	μA
I _{PD}	下拉电流 (除 P71 外)	下拉使能, 输入接 VDD	40	42	45	μA
I _{sb1}	关机电流 1	输入接 VDD, 输出悬空, WDT、ADC 禁用	-	-	1	μA
I _{sb2}	关机电流 2	输入接 VDD, 输出悬空, WDT 使能, ADC 禁用	-	10	-	μA
I _{sb3}	关机电流 3	输入接 VDD, 输出悬空, WDT 禁用, ADC 使能	-	500	-	μA
I _{op1}	工作电流 1 (VDD=5V)	IRC=16MHz 2clock	-	2.8	-	mA
I _{op2}	工作电流 2 (VDD=5V)	IRC=8MHz 2clock	-	2.3	-	mA
I _{op3}	工作电流 3 (VDD=5V)	IRC=4MHz 2clock	-	0.8	-	mA
I _{op4}	工作电流 4 (VDD=5V)	IRC=1MHz 2clock	-	0.6	-	mA
LVD	低电压检测 (IRC 选择 1 Mhz)	选择 LVD 检测点	V _{lvd} -0.1	V _{lvd}	V _{lvd} +0.1	V
LVR	低电压复位 (IRC 选择 1 Mhz)	选择 LVR 复位点	V _{lvr} -0.5	V _{lvr}	V _{lvr} +0.5	V



6.3 AD 转换特性

(V_{DD}=5V, V_{SS}=0V, 工作温度=25°C)

符号	参数说明	条件	最小	典型	最大	单位	
V _{AREF}	模拟参考电压	V _{AREF} - V _{ASS} ≥ 2V	2	-	V _{DD}	V	
V _{ASS}			V _{SS}	-	V _{SS}	V	
V _{AI}	模拟输入电压	-	V _{ASS}	-	V _{AREF}	V	
IAI1	模拟供电电流	V _{AREF} =V _{DD} =5V V _{ASS} =0V FS ^{*1} =100KHz FIN ^{*1} =1KHz (VREF 来自内部 V _{DD})	I _{VDD}	-	1000	1400	μA
			I _{VREF}	-	-	10	μA
IAI2	模拟供电电流	V _{AREF} =V _{DD} =5V V _{ASS} =0V FS ^{*1} =100KHz FIN ^{*1} =1KHz (VREF 来自外部 VREF 引脚)	I _{VDD}	-	-	900	μA
			I _{VREF}	-	-	500	μA
RN	分辨率	-	-	12	-	Bits	
TAD	ADC 周期时钟	V _{DD} = V _{AREF} =5V V _{ASS} =0V	1	-	-	μs	
T _{SH}	采样和保持时间	V _{DD} =3~5.5V V _{ASS} =0V, Ta=25°C	4	-	-	μs	
		V _{DD} =2.5~3V V _{ASS} =0V, Ta=25°C	16	-	-	μs	
TCN	AD 转换时间	V _{DD} =2.5~5.5V V _{ASS} =0V	14	-	24	TAD	
TADD1	AD “ADRUN” 位置位和开始第一个 TAD 之间的延时	V _{DD} =2.5~5.5V V _{ASS} =0V	0.5	-	-	TAD	
PSRR	供电电源抑制比	V _{AREF} =2.5V V _{ASS} =0V VIN ^{*1} =0V~2.5V FS ^{*1} =25KHz			2	LSB	



6.4 VREF 特性

($V_{DD}=5V$, $V_{SS}=0V$, $T_a=-40\sim 85^{\circ}C$)

符号	参数说明	条件	最小	典型	最大	单位
VDD	供电电压	-	2.1	-	5.5	V
I_{VDD}	DC 供电电流	No load	-	-	250	μA
VREF	参考电压输出	2V, 3V, 4V	-	± 1	1.75	%
Warm up Time	参考电压准备时间	$V_{DD}=V_{DDmin}-5.5V$, $C_{load}=19.2pf$ $R_{load}=15.36K\Omega$	-	38	50	μs
VDDmin	最小供电电压	-	-	$V_{REF}+0.2$	-	V

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS

矽杰微电子
XIJIE MICROELECTRONICS

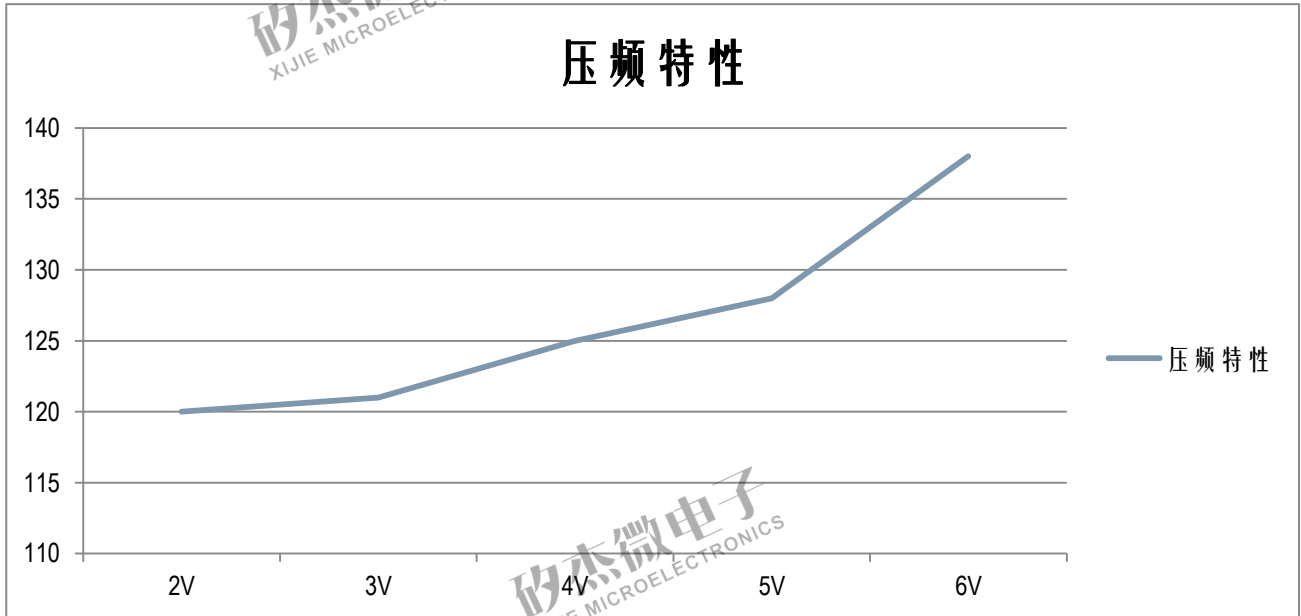


6.5 特性曲线图

本章所列的曲线图仅作设计参考,其中给出的部分数据可能超出了芯片指定的工作范围,为保证芯片的正常工作,请严格参照电气特性说明。

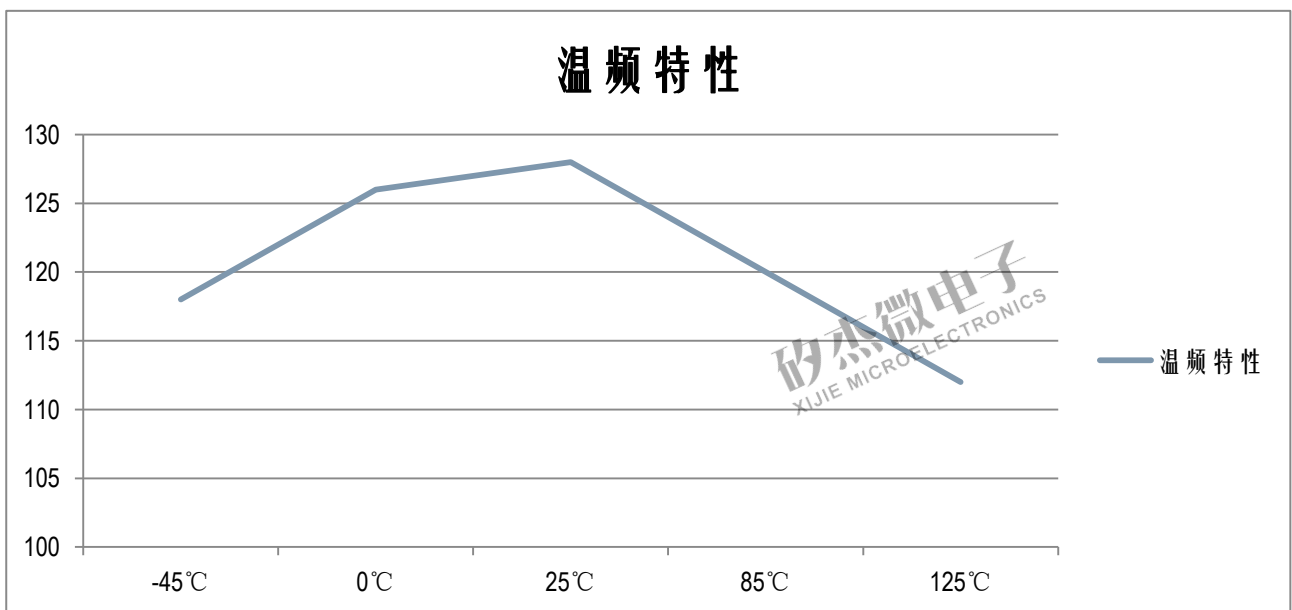
6.5.1 内部低速 128K RC 振荡器-压频特性曲线

工作温度在 25°C 条件下: (单位 Khz)



6.5.2 内部低速 128K RC 振荡器-温频特性曲线

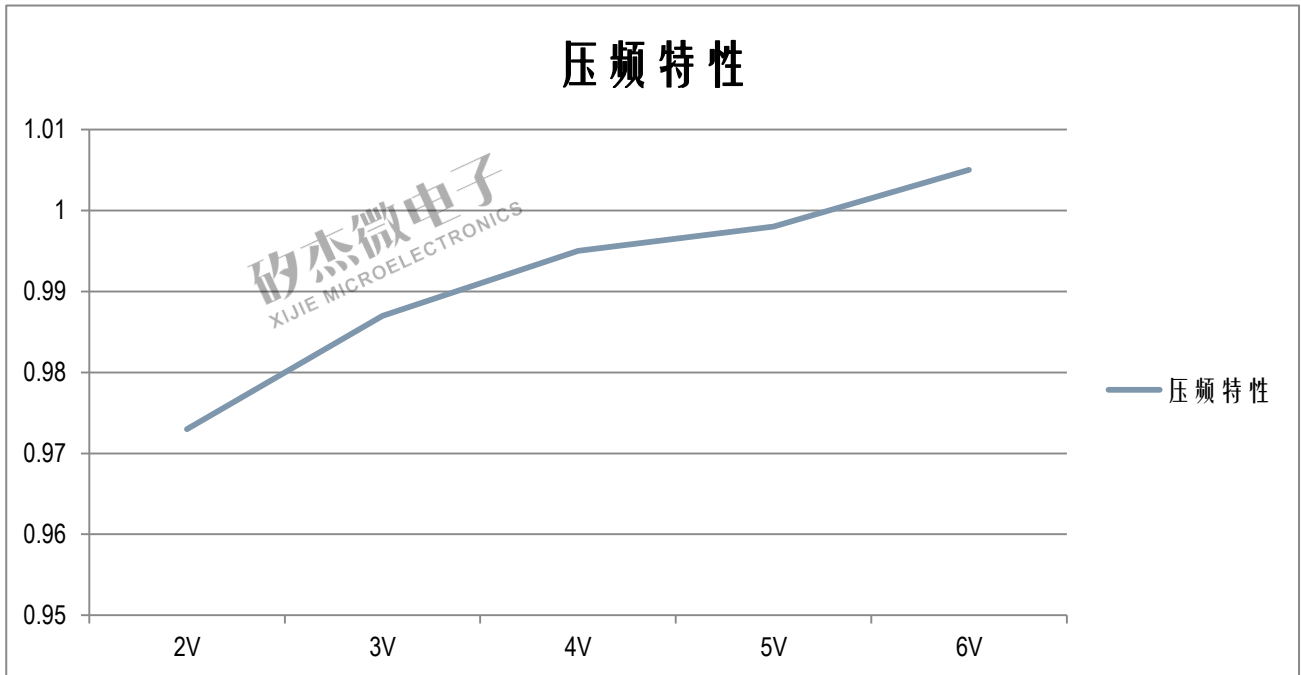
工作电压在 5V 条件下: (单位 Khz)





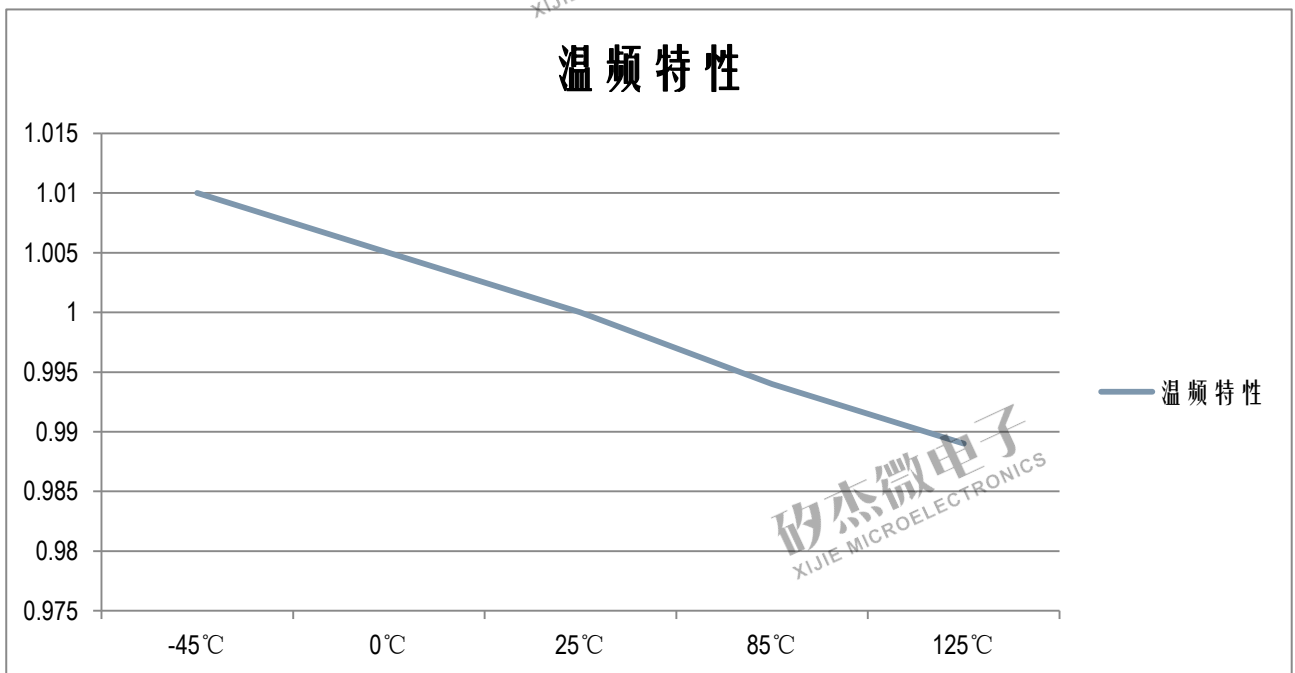
6.5.3 内部 1Mhz RC 振荡器-压频特性曲线

工作温度在 25°C条件下：（单位 Mhz）



6.5.4 内部 1Mhz RC 振荡器-温频特性曲线

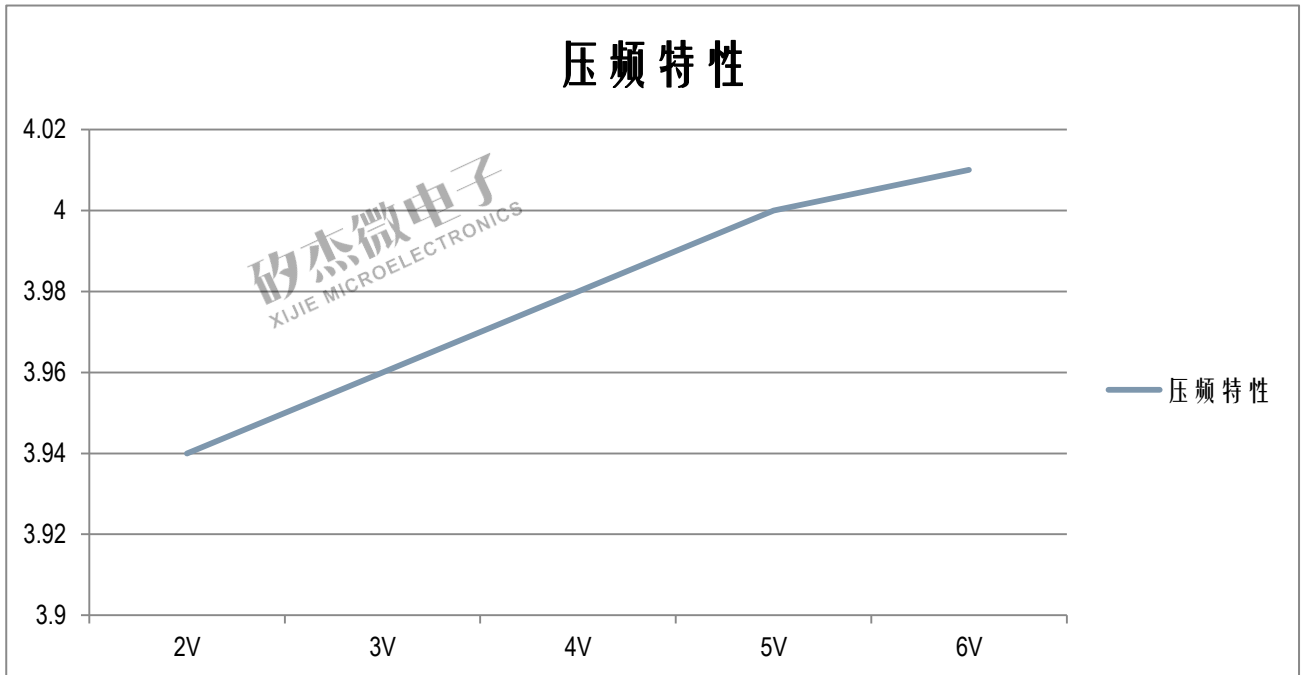
工作电压在 5V 条件下：（单位 Mhz）





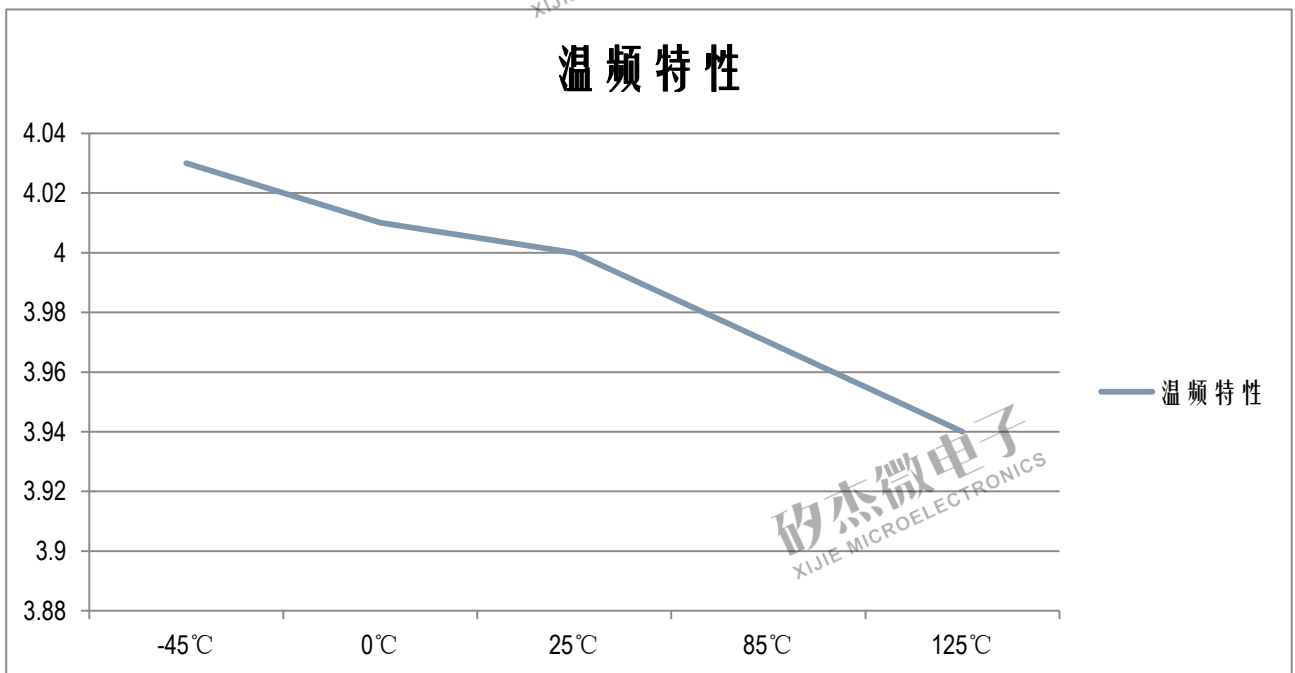
6.5.5 内部 4Mhz RC 振荡器-压频特性曲线

工作温度在 25°C条件下：（单位 Mhz）



6.5.6 内部 4Mhz RC 振荡器-温频特性曲线

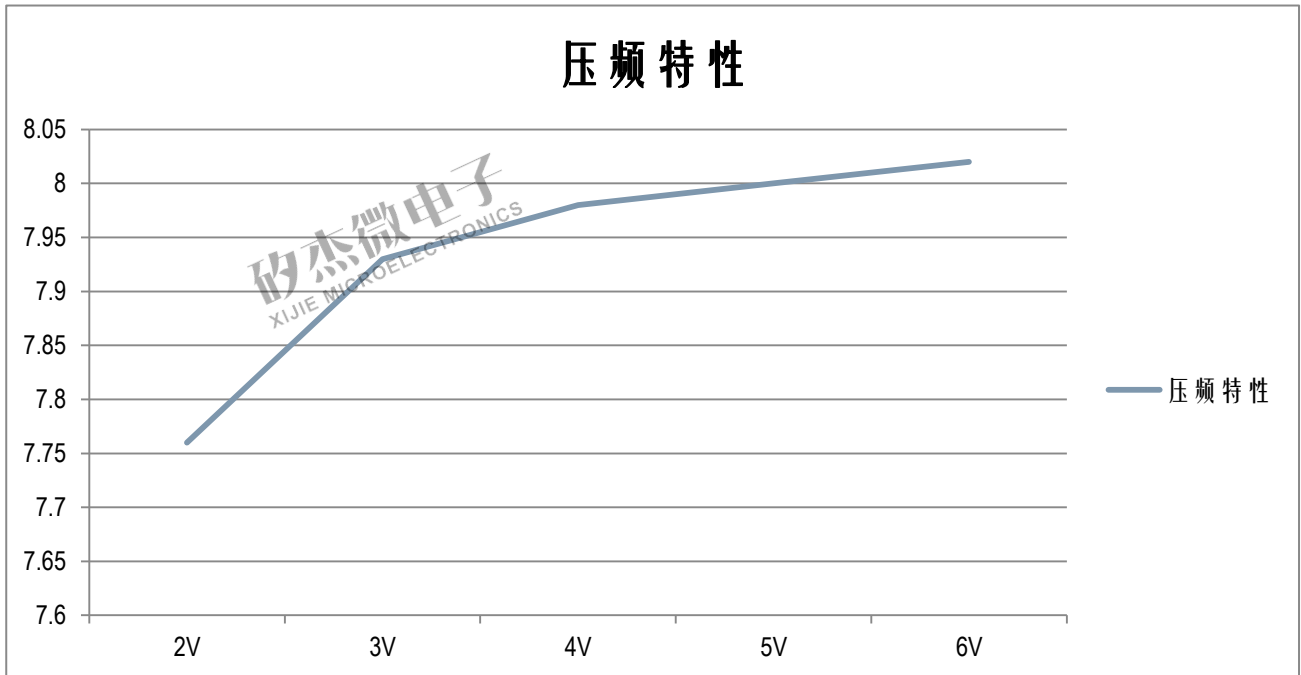
工作电压在 5V 条件下：（单位 Mhz）





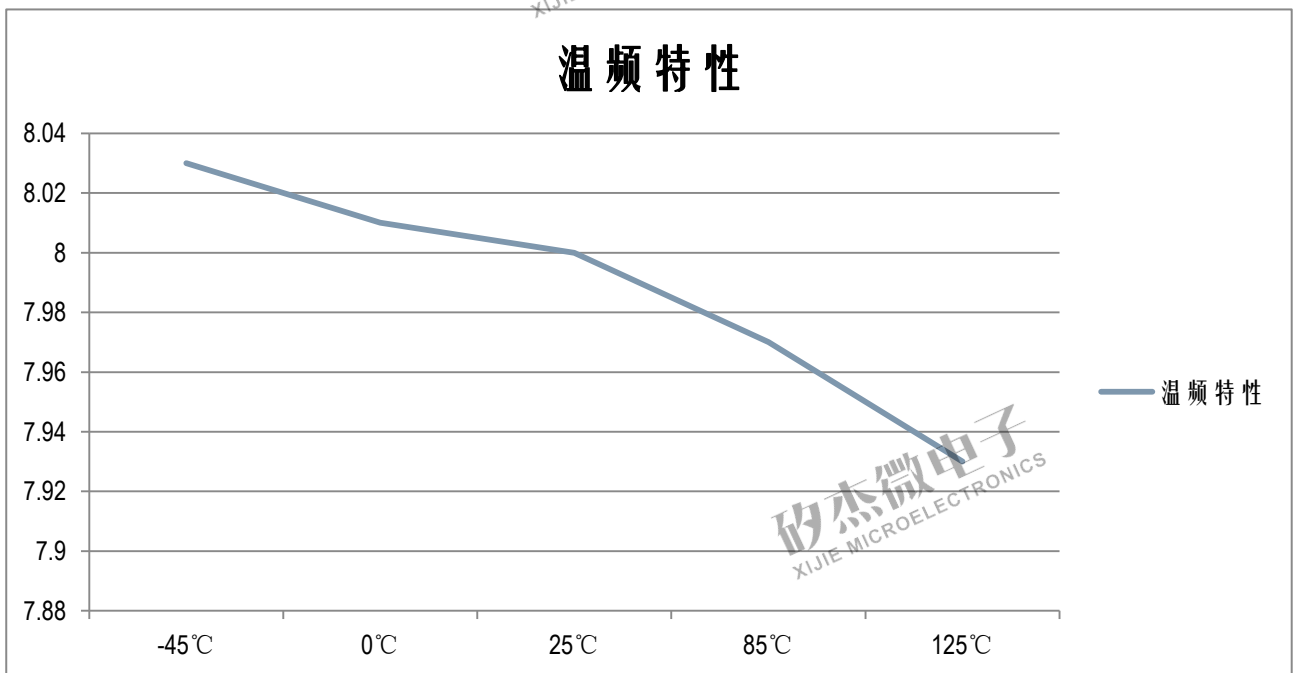
6.5.7 内部 8Mhz RC 振荡器-压频特性曲线

工作温度在 25°C条件下：（单位 Mhz）



6.5.8 内部 8Mhz RC 振荡器-温频特性曲线

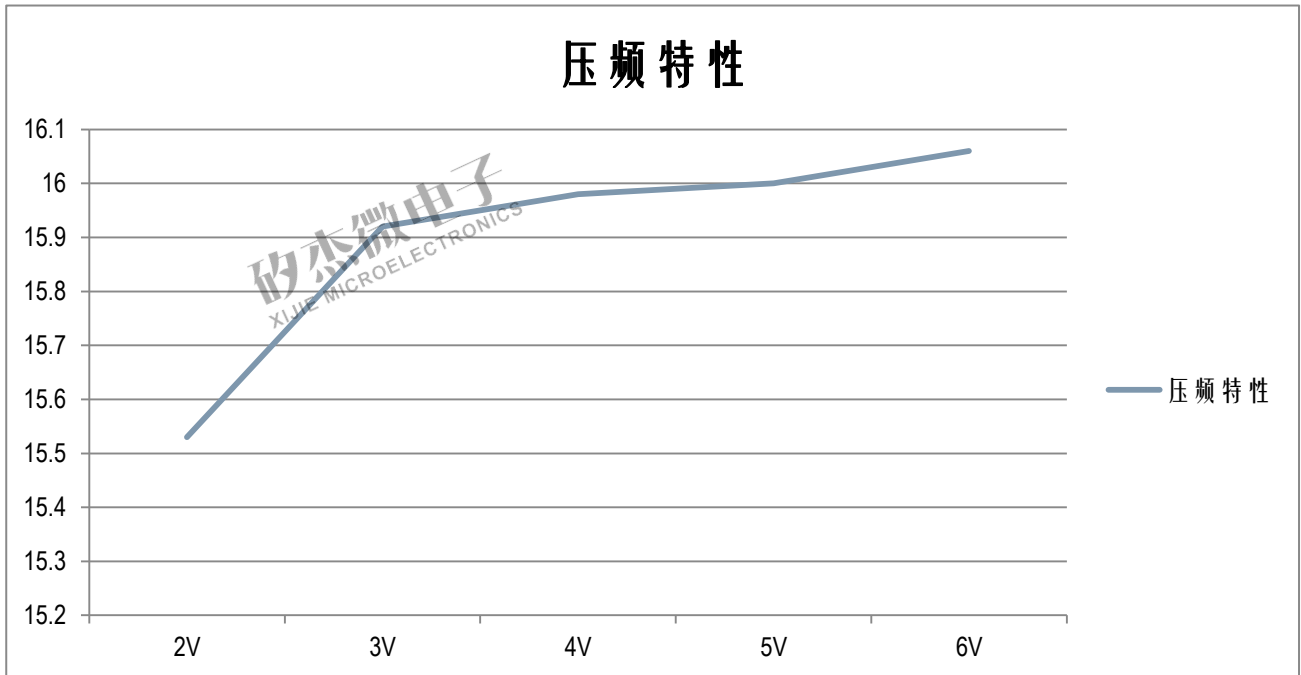
工作电压在 5V 条件下：（单位 Mhz）





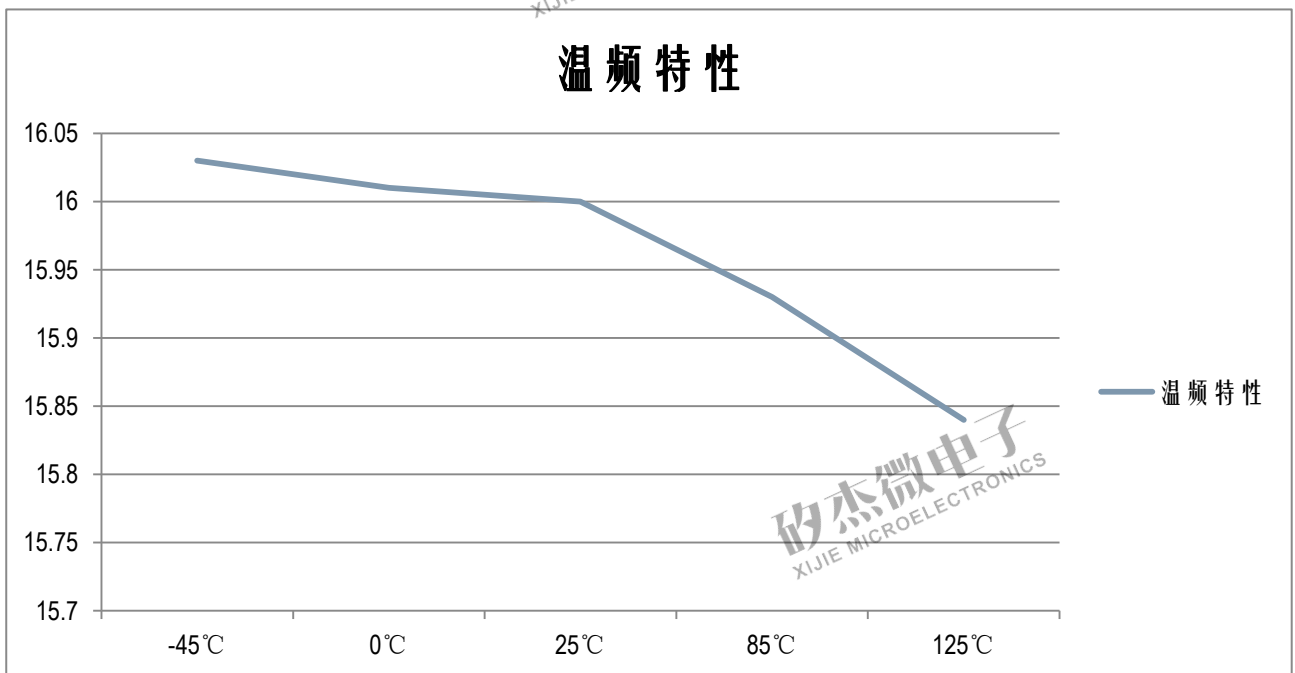
6.5.9 内部 16Mhz RC 振荡器-压频特性曲线

工作温度在 25°C条件下：（单位 Mhz）



6.5.10 内部 16Mhz RC 振荡器-温频特性曲线

工作电压在 5V 条件下：（单位 Mhz）

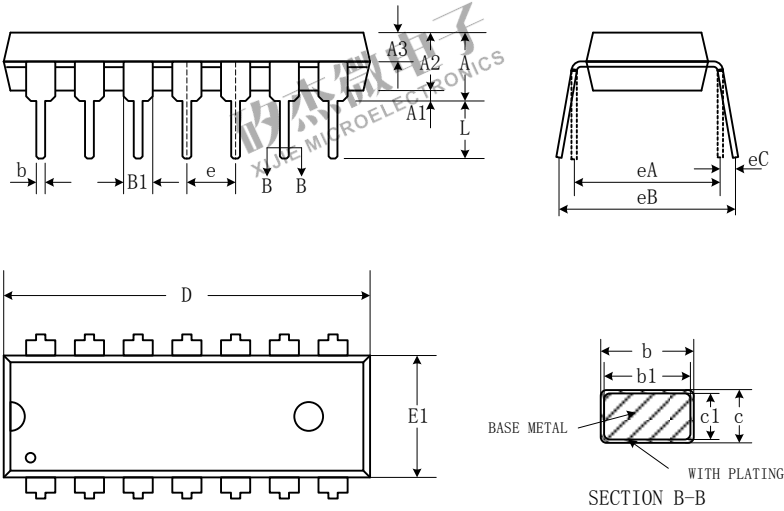




7. 封装尺寸

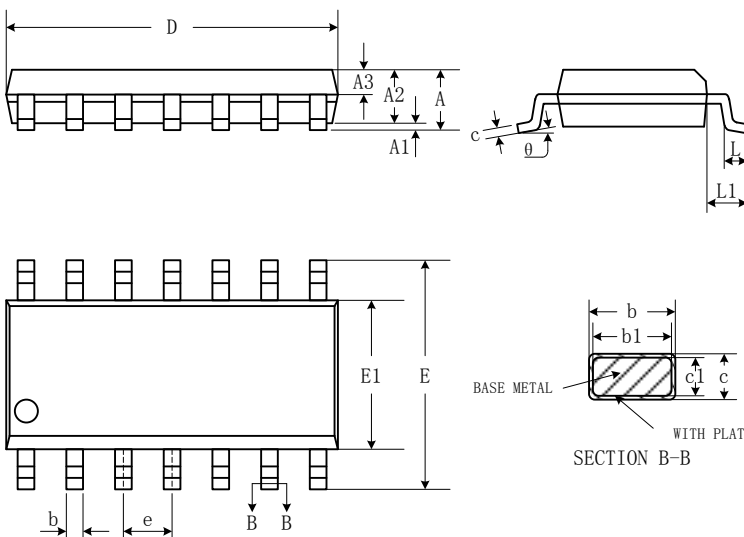
7.1 14PIN 封装尺寸

DIP14



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	3.60	3.80	4.00
A1	0.51	-	-
A2	3.10	3.30	3.50
A3	1.42	1.52	1.62
b	0.44	-	0.53
b1	0.43	0.46	0.48
B1	1.52BSC		
c	0.25	-	0.31
c1	0.24	0.25	0.26
D	18.90	19.10	19.30
E1	6.15	6.35	6.55
e	2.54BSC		
eA	7.62BSC		
eB	7.62	-	9.50
eC	0	-	0.94
L	3.00	-	-

SOP14



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	8.45	8.65	8.85
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	-	8°

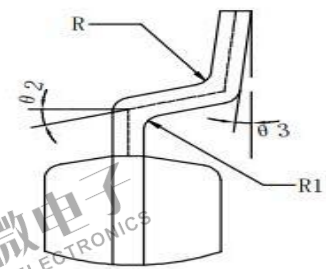
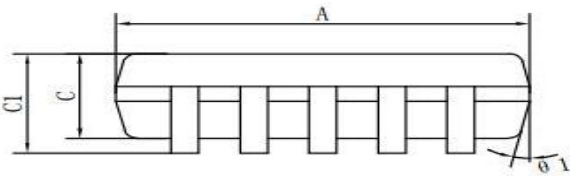
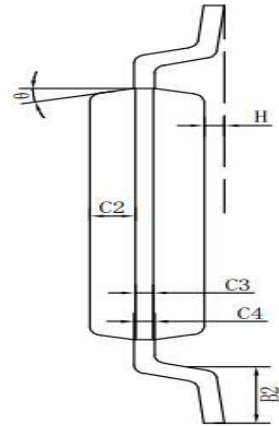
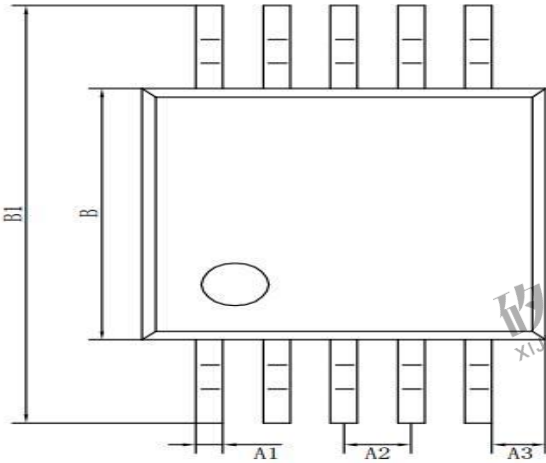


7.2 10PIN 封装尺寸

DIP10/SOP10

标注	尺寸	最小(mm)	最大(mm)	标注	尺寸	最小(mm)	最大(mm)
A		2.90	3.10	C3		0.152	
A1		0.18	0.25	C4		0.15	0.23
A2		0.50TYP		H		0.00	0.09
A3		0.40TYP		θ		15° TYP4	
B		2.90	3.10	$\theta 1$		12° TYP4	
B1		4.70	5.10	$\theta 2$		14° TYP	
B2		0.45	0.75	$\theta 3$		0° ~ 6°	
C		0.75	0.95	R		0.15TYP	
C1		--	1.10	R1		0.15TYP	
C2		0.328TYP					

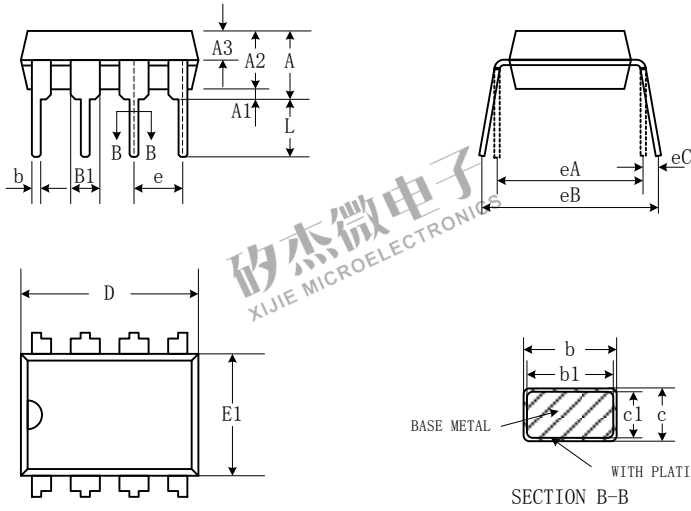
* 注EMSOP10产品共用此图所有数据, Die pad exposure大小是根据引线框架设计。





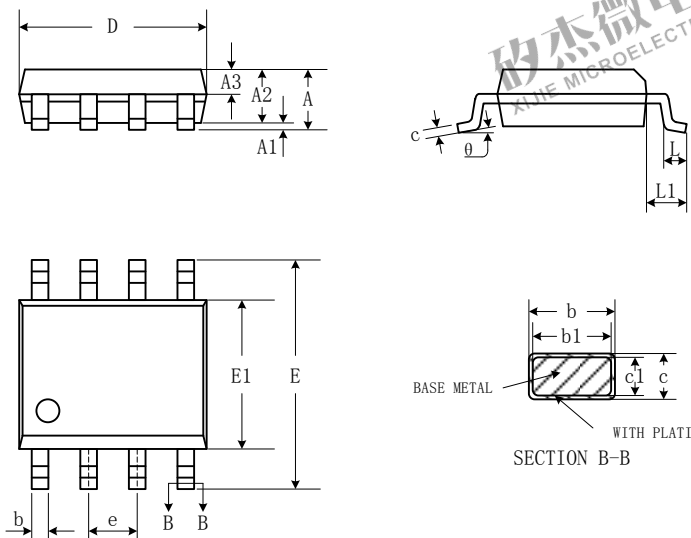
7.3 8PIN 封装尺寸

DIP8



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	3.60	3.80	4.00
A1	0.51	-	-
A2	3.10	3.30	3.50
A3	1.50	1.60	1.70
b	0.44	-	0.53
b1	0.43	0.46	0.48
B1	1.52BSC		
c	0.25	-	0.31
c1	0.24	0.25	0.26
D	9.05	9.25	9.45
E1	6.15	6.35	6.55
e	2.54BSC		
eA	7.62BSC		
eB	7.62	-	9.50
eC	0	-	0.94
L	3.00	-	-

SOP8



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	-	8°